

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

Yamozaki et al  
Filed 8/21/03  
Q 75722  
1 of 2

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月30日

出 願 番 号

Application Number:

特願2002-255530

[ST.10/C]:

[JP2002-255530]

出 願 人

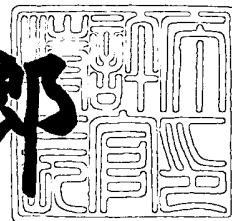
Applicant(s):

日本電気株式会社

2003年 5月20日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3037429

【書類名】 特許願

【整理番号】 34601783

【あて先】 特許庁長官 太田 信一郎 殿

【国際特許分類】 H01L 23/50  
H01L 23/28  
H01L 21/60

【発明の名称】 半導体装置及びその製造方法、回路基板、電子機器

【請求項の数】 36

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 山崎 隆雄

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 井上 博文

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 栢山 一郎

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 北城 栄

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 久保 雅洋

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 曾川 禎道

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100090158

【弁理士】

【氏名又は名称】 藤巻 正憲

【電話番号】 03-3433-4221

【手数料の表示】

【予納台帳番号】 009782

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715181

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法、回路基板、電子機器

【特許請求の範囲】

【請求項 1】 回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、を有し、前記半導体素子の回路面の反対側の面の一部のみが前記フレキシブル基板に接着固定されていることを特徴とする半導体装置。

【請求項 2】 前記半導体素子と前記フレキシブル基板とが接着固定される部分は、前記半導体素子裏面中央部分であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記半導体素子と前記フレキシブル基板とが接着固定される部分は、前記半導体素子裏面周縁部の一部であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】 前記半導体素子と前記フレキシブル基板とが接着固定される面積は、前記半導体素子裏面の全面積の半分以上であることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。

【請求項 5】 回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面に非接着で配置された平板と、を有し、前記平板は前記半導体素子の反対側の面が前記フレキシブル基板に接着固定されていることを特徴とする半導体装置。

【請求項 6】 回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面に配置された平板と、を有し、前記平板は前記半導体素子側の面の一部のみが前記半導体

素子に接着固定され、前記半導体素子の反対側の面が前記フレキシブル基板に接着固定されていることを特徴とする半導体装置。

【請求項 7】 前記フレキシブル基板を形成する絶縁性樹脂フィルムのうち少なくとも前記半導体素子の回路面と対面する側に位置する絶縁性樹脂フィルムが熱可塑性樹脂であることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の半導体装置。

【請求項 8】 回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、を有し、前記半導体素子の回路面の反対側の面の一部のみが前記フレキシブルインターポザー基板に接着固定されていることを特徴とする半導体装置。

【請求項 9】 前記半導体素子と前記フレキシブルインターポザー基板とが接着固定される部分は、前記半導体素子裏面中央部分であることを特徴とする請求項 8 に記載の半導体装置。

【請求項 10】 前記半導体素子と前記フレキシブルインターポザー基板とが接着固定される部分は、前記半導体素子裏面周縁部の一部であることを特徴とする請求項 8 に記載の半導体装置。

【請求項 11】 前記半導体素子と前記フレキシブルインターポザー基板とが接着固定される面積は、前記半導体素子裏面の全面積の半分以下であることを特徴とする請求項 8 乃至 10 のいずれか 1 項に記載の半導体装置。

【請求項 12】 回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、前記半導体素子の回路

面の反対側の面に非接着で配置された平板と、を有し、前記平板は前記半導体素子の反対側の面が前記フレキシブルインターポザー基板に接着固定されていることを特徴とする半導体装置。

【請求項 1 3】 回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面に配置された平板と、を有し、前記平板は前記半導体素子側の面の一部のみが前記半導体素子に接着固定され、前記半導体素子の反対側の面が前記フレキシブルインターポザー基板に接着固定されていることを特徴とする半導体装置。

【請求項 1 4】 前記半導体素子と前記平板とが接着固定される部分は、前記半導体素子裏面中央部分であることを特徴とする請求項 1 3 に記載の半導体装置。

【請求項 1 5】 前記半導体素子と前記平板とが接着固定される面積は、前記半導体素子裏面の全面積の半分以下であることを特徴とする請求項 1 3 乃至 1 4 のいずれか 1 項に記載の半導体装置。

【請求項 1 6】 前記平板は、この平面視での外形が前記半導体素子と同じか又は前記半導体素子よりも小さいことを特徴とする請求項 1 2 乃至 1 5 のいずれか 1 項に記載の半導体装置。

【請求項 1 7】 前記平板の線膨張率は、前記半導体装置の線膨張率と前記半導体装置が搭載される外部基板の線膨張率との間の大きさ又は前記外部基板の線膨張率と同じ大きさを有することを特徴とする請求項請求項 1 2 乃至 1 6 のいずれか 1 項に記載の半導体装置。

【請求項 1 8】 前記フレキシブルインターポザー基板の少なくとも内面側の絶縁性樹脂フィルムは熱可塑性樹脂であることを特徴とする請求項 8 乃至 1 7 のいずれか 1 項に記載の半導体装置。

【請求項 1 9】 回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、を有する半導体装置が複数個積層され、前記第 2 電極パッド同士が第 2 の導電体を介して接続された 3 次元積層型半導体装置において、最下段に配置され外部基板に 2 次実装される前記半導体装置は請求項 1 乃至 1 8 のいずれか 1 項に記載の半導体装置であることを特徴とする半導体装置。

【請求項 2 0】 前記 3 次元積層型半導体装置の最下段に配置された半導体装置以外の半導体装置は、その少なくとも前記半導体素子に接する側の前記絶縁性樹脂フィルムが熱可塑性樹脂であることを特徴とする請求項 1 9 に記載の半導体装置。

【請求項 2 1】 請求項 1 乃至 2 0 のいずれか 1 項に記載の半導体装置が搭載されていることを特徴とする回路基板。

【請求項 2 2】 請求項 1 乃至 2 0 のいずれか 1 項に記載の半導体装置が組み込まれていることを特徴とする電子機器。

【請求項 2 3】 回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、を有する半導体装置の製造方法において、前記絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブル基板に前記電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極と前記電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面に前記フレキシブル基板の絶縁性樹脂フィルムが接着しない部分を形成する工程と、前記フレキシブル基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブル基板と前記半導体素子とを接着固定する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項 2 4】 前記半導体素子の回路面の反対側の面に前記フレキシブル基板の絶縁性樹脂フィルムが接着しない部分を形成する工程は、離形剤又は非粘着剤を前記半導体素子裏面又は前記フレキシブル基板の絶縁性樹脂フィルムの所望の位置に塗布することを特徴とする請求項 2 3 に記載の半導体装置の製造方法。

【請求項 2 5】 前記前記半導体素子裏面に前記フレキシブル基板の絶縁性樹脂フィルムが接着しない部分を形成する工程は、前記フレキシブル基板内側の絶縁性樹脂フィルムの所望の位置をプラズマに曝し表面改質処理をすることを特徴とする請求項 2 3 に記載の半導体装置の製造方法。

【請求項 2 6】 回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面にこの面に非接着で配置された平板と、を有する半導体装置の製造方法において、前記絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブル基板に前記電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極と前記電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面側に平板を配置する工程と、前記平板の位置ずれを防止する工程と、前記フレキシブル基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブル基板と前記半導体素子及び前記平板とを接着固定する工程と、を有することを特徴とする半導体装置の製造方法

【請求項 2 7】 前記平板の位置ずれを防止する工程は、前記平板上から垂直に圧力をかける治具を用いることを特徴とする請求項 2 6 に記載の半導体装置の製造方法。

【請求項 2 8】 前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部とを接着固定することを特徴とする請求項 2 6 に記載の半導体装置の製造方法。

【請求項 2 9】 前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部又は全部を接着剤により接着固定し、前記フレキシブル基板



と前記半導体素子及び前記平板とを接着固定する工程の後に前記接着剤の接着力を消失させることを特徴とする請求項 2 6 に記載の半導体装置の製造方法。

【請求項 3 0】 回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、を有する半導体装置の製造方法において、前記 1 対の絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブルインターポザー基板に前記第 1 電極パッド及び前記第 2 電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極と前記第 1 電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面に前記フレキシブルインターポザー基板の内側の絶縁性樹脂フィルムが接着しない部分を形成する工程と、前記フレキシブルインターポザー基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブルインターポザー基板と前記半導体素子とを接着固定する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項 3 1】 前記半導体素子の回路面の反対側の面に前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムが接着しない部分を形成する工程は、離形剤又は非粘着剤を前記半導体素子裏面又は前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムの所望の位置に塗布することを特徴とする請求項 3 0 に記載の半導体装置の製造方法。

【請求項 3 2】 前記前記半導体素子裏面に前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムが接着しない部分を形成する工程は、前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムの所望の位置をプラズマに曝し表面改質処理をすることを特徴とする請求項 3 0 に記載の半導体装置の製造方法。

【請求項 3 3】 回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造

からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポーザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面にこの面に非接着で配置された平板と、を有する半導体装置の製造方法において、前記絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブルインターポーザー基板に前記第 1 電極パッド及び前記第 2 電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極パッドと前記第 1 電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面側に平板を配置する工程と、前記平板の位置ずれを防止する工程と、前記フレキシブルインターポーザー基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブルインターポーザー基板と前記半導体素子及び前記平板とを接着固定する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項 3 4】 前記平板の位置ずれを防止する工程は、前記平板上から垂直に圧力をかける治具を用いることを特徴とする請求項 3 3 に記載の半導体装置製造方法。

【請求項 3 5】 前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部とを接着固定することを特徴とする請求項 3 3 に記載の半導体装置製造方法。

【請求項 3 6】 前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部又は全部を接着剤により接着固定し、前記フレキシブルインターポーザー基板と前記半導体素子及び前記平板とを接着固定する工程の後に前記接着剤の接着力を消失させることを特徴とする請求項 3 3 に記載の半導体装置製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は半導体装置及び半導体装置の製造方法に関し、特にベアチップを当該

ベアチップと略同サイズにパッケージしたチップサイズパッケージ (Chip Size Package ; C S P) 及びその製造方法並びに当該 C S P を複数個積層させて形成される 3 次元半導体装置及びその製造方法に関する。

#### 【 0 0 0 2 】

##### 【従来の技術】

従来の半導体用パッケージ技術と比較して、パッケージの小型化及び軽量化が容易で高密度実装を実現でき、製造コストも抑制できる C S P 技術の開発が急速に進められている。特に、小型の半導体装置を垂直に積層して構成される 3 次元積層型の半導体装置は、最近、小型軽量化の要求が高まっている携帯電話、携帯情報端末、ノート型パーソナルコンピュータ及びデジタルカメラ等の機器を小型軽量化する技術として必須である。例えば、特開平 8 - 3 3 5 6 6 3 号公報には、実装されるベアチップの特性及び動作状態を高い信頼性で検査することができ、キャリアの種類が異なる半導体チップを搭載する場合においてもショート破壊する危険性がなく積層することができ、3 次元半導体装置として高密度に実装することができる C S P 技術が開示されている。図 3 0 は、この従来の C S P 技術による半導体装置を示す断面図であり、図 3 1 は、同じ従来技術による 3 次元半導体装置を示す断面図である。また、図 3 2 及び図 3 3 は、この従来技術による 3 次元半導体装置をマザーボード基板に 2 次実装する工程を示す断面図である。この第 1 の従来技術による半導体装置 1 0 0 は、図 3 0 に示すように、半導体チップ 1 0 1 の回路面及び側面上に接着層である絶縁性樹脂 1 0 9 が配置されと共に、この半導体チップ 1 0 1 の周側面を 1 周に亘って取り囲むように、配線パターン 1 0 5 の両面に絶縁フィルム 1 1 0 を接着して形成されるインターポーザー基板 1 0 2 が形成されて構成されている。配線パターン 1 0 5 と半導体チップ 1 0 1 表面の回路とは、導電体 1 0 3 を介して接続されている。半導体チップ 1 0 1 の回路面と反対側の面である裏面においては、この半導体チップ 1 0 1 とインターポーザー基板 1 0 2 とを接着するための絶縁性樹脂 1 0 9 が塗布形成されている。また、半導体チップ 1 0 1 の回路面側及び裏面側に形成されたインターポーザー基板 1 0 2 には、外部と接続するための複数の電極パッド 1 0 4 が形成されており、半導体チップ 1 0 1 の回路面側に形成された電極パッド 1 0 4 上に

は、夫々はんだバンプ 1 0 7 が形成されている。このようにして、この従来の C S P 技術においては、ベアチップと略同サイズの小型半導体装置 1 0 0 が構成されている。

#### 【 0 0 0 3 】

このようにして形成される従来の半導体装置 1 0 0 は、図 3 1 に示すように、電極パッド 1 0 4 及びはんだバンプ 1 0 7 を介して複数個を積層実装することによって、ベアチップと略同サイズの小型 3 次元半導体装置を形成することができる。

#### 【 0 0 0 4 】

このようにして形成されるベアチップと略同サイズの小型 3 次元半導体装置は、図 3 2 に示すように、最下段に配置される半導体装置 1 0 0 の回路面側に形成されるはんだバンプ 1 0 7 を介して、マザーボード基板 1 1 1 上に 2 次実装される。そして、このマザーボード基板 1 1 1 と 3 次元半導体装置の最下段の半導体装置 1 0 0 との間には、図 3 3 に示すように、熱硬化性樹脂からなるアンダーフィル樹脂 1 0 8 が挿入される。これによって、最下段の半導体装置 1 0 0 のはんだバンプ 1 0 7 は封止されるため、温度変化が加わる環境下において、半導体チップ 1 0 1 とマザーボード基板 1 1 1 との間の線膨張率差に起因し、はんだバンプ 1 0 7 に熱応力が加わることにより発生するはんだバンプ 1 0 7 の疲労寿命が改善され、はんだバンプ 1 0 7 にクラックが入り断線するようなことがなくなるような構成となっている。

#### 【 0 0 0 5 】

一方、特開 2 0 0 1 - 1 9 6 5 0 4 号公報には、第 1 の従来技術による半導体装置の製造方法を、より容易にするような別の C S P 技術が開示されている。図 3 4 は、この第 2 の従来技術による半導体装置 2 0 0 を示す断面図であり、図 3 5 は、同じ第 2 の従来技術による 3 次元半導体装置を示す断面図である。また、図 3 6 及び図 3 7 は、この 3 次元半導体装置をマザーボード基板に 2 次実装する工程を示す断面図である。この第 2 の従来技術による半導体装置 2 0 0 は、図 3 4 に示すように、半導体チップ 1 0 1 の周側面を 1 周に亘って取り囲むように、配線パターン 1 0 5 の両面に熱可塑性絶縁樹脂 1 1 2 を接着して形成されるフレ

キシブルインターポザー基板 1 0 6 が形成されて構成されている。配線パターン 1 0 5 と半導体チップ 1 0 1 表面の回路とは、導電体 1 0 3 及び電極パッド 1 0 4 を介して接続されている。半導体チップ 1 0 1 の回路面側及び裏面側を覆うフレキシブルインターポザー基板 1 0 6 には、外部と接続するために、複数個の電極パッド 1 0 4 が形成されており、半導体チップ 1 0 1 の裏面側に形成された電極パッド 1 0 4 上には、夫々はんだバンプ 1 0 7 が形成されている。この第 2 の従来技術においては、フレキシブルインターポザー基板 1 0 6 を形成するために、熱可塑性絶縁樹脂 1 1 2 を採用している。このため、フレキシブルインターポザー基板 1 0 6 と半導体チップ 1 0 1 とを導電体 1 0 3 を介して接続した後、このフレキシブルインターポザー基板 1 0 6 を、半導体チップ 1 0 1 周側面に加熱しながら密着させることによって、フレキシブルインターポザー 1 0 6 と半導体チップ 1 0 1 とを容易に接着させることができる。また、熱可塑性絶縁樹脂 1 1 2 は加熱により弾性係数が小さくなること、また、この素材自身が加熱による接着性を有していることから、フレキシブルインターポザー基板 1 0 6 を半導体チップ 1 0 1 周側面に沿って折り曲げて接着させる工程は、第 1 の従来技術と比較して極めて容易となる。また、第 1 の従来技術において、インターポザー基板 1 0 2 と半導体チップ 1 0 1 との接着層として挿入されている絶縁性樹脂 1 0 9 は必要ない。よって、この第 2 の従来技術による半導体装置 1 0 2 においては、製造工程を短縮化することができ、製造コストも抑制することができる。

#### 【 0 0 0 6 】

このようにして形成される第 2 の従来技術による半導体装置 2 0 0 においても、第 1 の従来技術による半導体装置 1 0 0 と同様にして、図 3 5 に示すように、電極パッド 1 0 4 及びはんだバンプ 1 0 7 を介して複数個を垂直に積層実装することによって、ベアチップと略同サイズの小型 3 次元半導体装置を形成することができる。

#### 【 0 0 0 7 】

このようにして形成されるベアチップと略同サイズの小型 3 次元半導体装置は、第 1 の従来技術による 3 次元半導体装置と同様に、図 3 6 に示すように、最下

段に配置される半導体装置 2 0 0 の回路面側に形成されるはんだバンプ 1 0 7 を介して、マザーボード基板 1 1 1 上に 2 次実装される。そして、このマザーボード基板 1 1 1 と 3 次元半導体装置の最下段の半導体装置 2 0 0 との間には、図 3 7 に示すように、熱硬化性樹脂からなるアンダーフィル樹脂 1 0 8 が挿入される。これによって、第 1 の従来技術と同様に、最下段の半導体装置 2 0 0 のはんだバンプ 1 0 7 は封止されるため、温度変化が加わる環境下において、半導体チップ 1 0 1 とマザーボード基板 1 1 1 との間の線膨張率差に起因し、はんだバンプ 1 0 7 へ熱応力が加わることにより発生するはんだバンプ 1 0 7 の疲労寿命が改善され、はんだバンプ 1 0 7 にクラックが入り断線するようなことがなくなるような構成となっている。

#### 【 0 0 0 8 】

##### 【発明が解決しようとする課題】

しかしながら、このような熱硬化性樹脂からなるアンダーフィル樹脂 1 0 8 を、半導体装置 2 0 0 とマザーボード基板 1 1 1 との間に充填してしまうと、半導体装置 2 0 0 のマザーボード基板 1 1 1 への 2 次実装後に実施される半導体チップ 1 0 1 に対する特性評価のためのテスト及びこの半導体装置 2 0 0 の品質評価のためのテスト等において不具合が検出されるような場合にリペアができない。また、半導体装置とマザーボード基板との間に熱硬化性樹脂からなるアンダーフィル樹脂を挿入し加熱して熱硬化させる工程は、半導体製造装置の製造コストを高くする要因ともなっている。

#### 【 0 0 0 9 】

本発明はかかる問題点に鑑みてなされたものであって、マザーボード基板とのフリップチップ実装の際に、熱硬化性樹脂からなるアンダーフィル樹脂によるはんだバンプの封止工程が必要なく、マザーボード基板との接続信頼性が高く、安価で、且つ、不具合が発生した場合においても極めて容易にリペアすることができる C S P 技術によるベアチップと略同サイズの小型半導体装置及び前記半導体装置を複数個積層して構成される 3 次元半導体装置並びにその製造方法を提供することを目的とする。

#### 【 0 0 1 0 】

## 【課題を解決するための手段】

本願第 1 の発明に係る半導体装置は、回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、を有し、前記半導体素子の回路面の反対側の面の一部のみが前記フレキシブル基板に接着固定されていることを特徴とする。

## 【0011】

前記半導体素子と前記フレキシブル基板とが接着固定される部分は、前記半導体素子裏面中央部分であると好適である。

## 【0012】

また、前記半導体素子と前記フレキシブル基板とが接着固定される部分は、前記半導体素子裏面周縁部の一部であっても良い。

## 【0013】

前記半導体素子と前記フレキシブル基板とが接着固定される面積は、前記半導体素子裏面の全面積の半分以下であることが望ましい。

## 【0014】

本願第 2 の発明に係る半導体装置は、回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面にこの面に非接着で配置された平板と、を有し、前記平板は前記半導体素子の反対側の面が前記フレキシブル基板に接着固定されていることを特徴とする。

## 【0015】

本願第 3 の発明に係る半導体装置は、回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、前記半導体素子の回路面の

反対側の面に配置された平板と、を有し、前記平板は前記半導体素子側の面の一部のみが前記半導体素子に接着固定され、前記半導体素子の反対側の面が前記フレキシブル基板に接着固定されていることを特徴とする。

## 【 0 0 1 6 】

前記フレキシブル基板を形成する絶縁性樹脂フィルムのうち少なくとも前記半導体素子の回路面と対面する側に位置する絶縁性樹脂フィルムが熱可塑性樹脂であることが望ましい。

## 【 0 0 1 7 】

本願第 4 の発明に係る半導体装置は、回路面上に 1 又は複数の電極が形成された半導体素子と、 2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、を有し、前記半導体素子の回路面の反対側の面の一部のみが前記フレキシブルインターポザー基板に接着固定されていることを特徴とする。

## 【 0 0 1 8 】

前記半導体素子と前記フレキシブルインターポザー基板とが接着固定される部分は、前記半導体素子裏面中央部分であることが好適である。

## 【 0 0 1 9 】

前記半導体素子と前記フレキシブルインターポザー基板とが接着固定される部分は、前記半導体素子裏面周縁部の一部であっても良い。

## 【 0 0 2 0 】

前記半導体素子と前記フレキシブルインターポザー基板とが接着固定される面積は、前記半導体素子裏面の全面積の半分以下であることが望ましい。

## 【 0 0 2 1 】

本願第 5 の発明に係る半導体装置は、回路面上に 1 又は複数の電極が形成された半導体素子と、 2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前



記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面に非接着で配置された平板と、を有し、前記平板は前記半導体素子の反対側の面が前記フレキシブルインターポザー基板に接着固定されていることを特徴とする。

## 【 0 0 2 2 】

本願第 6 の発明に係る半導体装置は、回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面に配置された平板と、を有し、前記平板は前記半導体素子側の面の一部のみが前記半導体素子に接着固定され、前記半導体素子の反対側の面が前記フレキシブルインターポザー基板に接着固定されていることを特徴とする。

## 【 0 0 2 3 】

前記半導体素子と前記平板とが接着固定される部分は、前記半導体素子裏面中央部分であることが好適である。

## 【 0 0 2 4 】

前記半導体素子と前記平板とが接着固定される面積は、前記半導体素子裏面の全面積の半分以下であることが望ましい。

## 【 0 0 2 5 】

前記平板は、この平面視での外形が前記半導体素子と同じか又は前記半導体素子よりも小さくすることができる。

## 【 0 0 2 6 】

前記平板の線膨張率は、前記半導体装置の線膨張率と前記半導体装置が搭載される外部基板の線膨張率との間の大きさ又は前記外部基板の線膨張率と同じ大き

さを有することが望ましい。

【 0 0 2 7 】

前記フレキシブルインターポージャー基板の少なくとも内面側の絶縁性樹脂フィルムは熱可塑性樹脂で形成することができる。

【 0 0 2 8 】

本願第 7 の発明に係る半導体装置は、回路面上に 1 又は複数の電極が形成された半導体素子と、 2 層の絶縁性樹脂フィルムの間に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポージャー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、を有する半導体装置が複数個積層され、前記第 2 電極パッド同士が第 2 の導電体を介して接続された 3 次元積層型半導体装置において、最下段に配置され外部基板に 2 次実装される前記半導体装置は本願第 1 乃至第 6 の発明に係る半導体装置であることを特徴とする。

【 0 0 2 9 】

前記 3 次元積層型半導体装置の最下段に配置された半導体装置以外の半導体装置は、その少なくとも前記半導体素子に接する側の前記絶縁性樹脂フィルムは熱可塑性樹脂であることが望ましい。

【 0 0 3 0 】

また、本発明においては、本願第 1 乃至第 7 の発明に係る半導体装置のいずれかを回路基板に搭載することができる。

【 0 0 3 1 】

更にまた、本発明においては、本願第 1 乃至第 7 の発明に係る半導体装置のいずれかを電子機器に組み込むことができる。

【 0 0 3 2 】

本願第 8 の発明に係る半導体装置の製造方法は、回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前

記半導体素子上の電極と前記電極パッドとを接続する導電体と、を有する半導体装置の製造方法において、前記絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブル基板に前記電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極と前記電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面に前記フレキシブル基板の絶縁性樹脂フィルムが接着しない部分を形成する工程と、前記フレキシブル基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブル基板と前記半導体素子とを接着固定する工程と、を有することを特徴とする。

## 【 0 0 3 3 】

前記半導体素子の回路面の反対側の面に前記フレキシブル基板の絶縁性樹脂フィルムが接着しない部分を形成する工程は、離形剤又は非粘着剤を前記半導体素子裏面又は前記フレキシブル基板の絶縁性樹脂フィルムの所望の位置に塗布する工程とすることができる。

## 【 0 0 3 4 】

前記前記半導体素子裏面に前記フレキシブル基板の絶縁性樹脂フィルムが接着しない部分を形成する工程は、前記フレキシブル基板内側の絶縁性樹脂フィルムの所望の位置をプラズマに曝し表面改質処理によっても良い。

## 【 0 0 3 5 】

本願第 9 の発明に係る半導体装置の製造方法は、回路面上に 1 又は複数の電極が形成された半導体素子と、前記半導体素子を取り囲むように設けられ前記半導体素子の電極に接続するための電極パッドが設けられたフレキシブル基板と、前記半導体素子上の電極と前記電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面にこの面に非接着で配置された平板と、を有する半導体装置の製造方法において、前記絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブル基板に前記電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極と前記電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面側に平板を配置する工程と、前記平板の位置ずれを防止する工程と、前記フレキシブル基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブル基板と前記半導体素子とを接着固定する工程と、を有することを特徴とする。

子及び前記平板とを接着固定する工程と、を有することを特徴とする。

【 0 0 3 6 】

前記平板の位置ずれを防止する工程は、前記平板上から垂直に圧力をかける治具を用いることで可能となる。

【 0 0 3 7 】

前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部とを接着固定することによっても良い。

【 0 0 3 8 】

また、前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部又は全部を接着剤により接着固定し、前記フレキシブル基板と前記半導体素子及び前記平板とを接着固定する工程の後に前記接着剤の接着力を消失させる工程によっても可能である。

【 0 0 3 9 】

本願第 1 0 の発明に係る半導体装置の製造方法は、回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、を有する半導体装置の製造方法において、前記 1 対の絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブルインターポザー基板に前記第 1 電極パッド及び前記第 2 電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極と前記第 1 電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面に前記フレキシブルインターポザー基板の内側の絶縁性樹脂フィルムが接着しない部分を形成する工程と、前記フレキシブルインターポザー基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブルインターポザー基板と前記半導体素子とを接着固定する工程と、を有することを特徴とする。

【 0 0 4 0 】

前記半導体素子の回路面の反対側の面に前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムが接着しない部分を形成する工程は、離形剤又は非粘着剤を前記半導体素子裏面又は前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムの所望の位置に塗布する工程が好適である。

#### 【 0 0 4 1 】

前記前記半導体素子裏面に前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムが接着しない部分を形成する工程は、前記フレキシブルインターポザー基板内側の絶縁性樹脂フィルムの所望の位置をプラズマに曝し表面改質処理することによっても可能である。

#### 【 0 0 4 2 】

本願第 1 1 の発明に係る半導体装置の製造方法は、回路面上に 1 又は複数の電極が形成された半導体素子と、2 層の絶縁性樹脂フィルムの上に配線パターンを構成する中間層を挟む 3 層構造からなり前記半導体素子を取り囲むように設けられ内面側に前記電極に接続される 1 又は複数の第 1 電極パッドが設けられ外面側に外部接続用の 1 又は複数の第 2 電極パッドが設けられたフレキシブルインターポザー基板と、前記半導体素子上の電極と前記第 1 電極パッドとを接続する導電体と、前記半導体素子の回路面の反対側の面にこの面に非接着で配置された平板と、を有する半導体装置の製造方法において、前記絶縁性樹脂フィルムに前記電極パッド形成用の孔を形成する工程と、前記フレキシブルインターポザー基板に前記第 1 電極パッド及び前記第 2 電極パッドを形成する工程と、前記半導体素子の回路面に形成された電極パッドと前記第 1 電極パッドとを前記導電体を介して接続する工程と、前記半導体素子の回路面の反対側の面側に平板を配置する工程と、前記平板の位置ずれを防止する工程と、前記フレキシブルインターポザー基板を前記半導体素子周側面に沿って折り曲げる工程と、前記フレキシブルインターポザー基板と前記半導体素子及び前記平板とを接着固定する工程と、を有することを特徴とする。

#### 【 0 0 4 3 】

前記平板の位置ずれを防止する工程は、前記平板上から垂直に圧力をかける治具を用いることによって可能となる。

## 【 0 0 4 4 】

前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部とを接着固定しても良い。

## 【 0 0 4 5 】

また、前記平板の位置ずれを防止する工程は、前記半導体素子裏面と前記平板の一部又は全部を接着剤により接着固定し、前記フレキシブルインターポザー基板と前記半導体素子及び前記平板とを接着固定する工程の後に前記接着剤の接着力を消失させることもできる。

## 【 0 0 4 6 】

## 【発明の実施の形態】

以下、本発明の実施形態について添付の図面を参照して具体的に説明する。図 1 は本発明の第 1 の実施形態に係る半導体装置を示す断面図であり、図 2 乃至図 5 は本実施例に係る半導体装置の製造方法を示す断面図である。また、図 6 乃至図 8 は、本実施形態に係る半導体装置の別の製造方法を示す断面図である。本実施形態に係る半導体装置は、図 1 に示すように、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 と平面視での外形が略同サイズである平板 6 が密着して配置され、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 10 とで構成されるフレキシブルインターポザー基板 11 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 10 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリッ

プチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

【 0 0 4 7 】

次に、図 2 乃至図 5 を参照して、本実施形態に係る半導体装置の製造方法を説明する。本実施例に係る半導体装置の製造方法においては、先ず、フレキシブルインターポザー基板を構成する熱可塑性樹脂 2 及び熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 に、UV-YAG レーザー、炭酸ガスレーザー又はエキシマレーザー等を用いて配線パターン 10 に達する複数個の孔を所望の場所に形成し、これらの孔を形成することにより配線パターン 10 が露出した部分に、公知のメッキ法及びスパッタ法等により Ni / Au 及び Pd 等の導電性の材料からなる電極パッド 5 を形成する。このようにして、フレキシブルインターポザー基板の両面に電極パッド 5 を形成した後、図 2 ( a ) に示すように、熱可塑性樹脂 2 に形成された電極パッド 5 を、半導体チップ 1 の回路面上の電極パッド ( 図示せず ) 上に形成された導電体 4 と、フリップチップボンダー等による熱圧着法等のような公知のフリップチップ技術により接続する。導電体 4 は、Au、Sn-Pb、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-Bi 又は Sn-Zn はんだ等で形成されたバンプであり、この導電体 4 を形成する材料の種類に応じて、約 1 5 0 乃至 3 5 0 ℃ の温度範囲において、公知の熱圧着法及びリフロー法等を適用することによって、導電体 4 と電極パッド 5 とは、容易にフリップチップ接続させることができる。例えば、導電体 4 を形成する材料が Au バンプである場合においては、加熱最高温度を 3 0 0 乃至 3 5 0 ℃ とし、導電体 4 とする夫々のバンプにかかる荷重を 1 バンプについて 4 0 乃至 1 0 0 g とし、フリップチップボンダーにより電極パッド 5 上に熱圧着することによって、これらの Au バンプからなる導電体 4 と電極パッド 5 とを容易にフリップチップ接続することができる。また、このフリップチップ接続のための熱圧着工程によって、熱可塑性樹脂 2 は導電体 4 周辺を封止すると共に、半導体チップ 1 の回路面と接着する。

【 0 0 4 8 】

次に、導電体 4 及び電極パッド 5 を介して半導体チップ 1 と接続されたフレキ

シブルインターポザー基板 1 1 を、図 2 (b) に示すように、半導体チップ 1 を接続していない絶縁性樹脂 3 側をヒーター 1 5 上に接するようにして設置し、半導体チップ 1 上には平板 6 を配置する。次に、図 3 に示すように、平板 6 が半導体チップ 1 上からずれないように、テフロン（登録商標）等の耐熱性に優れた材料で作製された材料固定用治具 1 6 で 1 0 0 乃至 5 0 0 g 程度の荷重を加えて、平板 6 を半導体チップ 1 上に固定する。そして、ヒーター 1 5 の温度を 1 5 0 ℃程度に設定し、フレキシブルインターポザー基板 1 1 を加熱しながら半導体チップ 1 の側面及び裏面に沿って折り曲げる。このようにフレキシブルインターポザー基板 1 1 を折り曲げる際には、図 4 に示すように、シリコン及びテフロン等の耐熱性に優れた材料で作製されたローラー 1 7 で、フレキシブルインターポザー基板外側から 0. 5 乃至 3 k g 程度の荷重を加えることによって、フレキシブルインターポザー基板 1 1 を半導体チップ 1 表面に接着することができる。また、材料固定用治具 1 6 は、フレキシブルインターポザー基板 1 1 と平板 6 とを接着させるために、平板 6 側に配置されるフレキシブルインターポザー基板 1 1 上でローラー 1 7 を動かす際には、このローラー 1 7 の動作を妨げないように上部へ移動させることができるようにすると良い。このようにして、図 5 (a) に示すように、半導体チップ 1 の周側面を 1 周して覆うようにフレキシブルインターポザー基板 1 1 を半導体チップ 1 に接着し、本実施形態に係る半導体装置が完成する。最後に、図 5 (b) に示すように、この半導体装置を外部基板であるマザーボード基板等に 2 次実装するために、平板 6 側のフレキシブルインターポザー基板 1 1 の絶縁性樹脂 3 に形成された電極パッド 5 上に、Sn-Pb、Sn-Ag、Sn-Cu、Sn-Ag-Cu、Sn-Bi 又は Sn-Zn 等で形成されるはんだボールをリフローし、はんだバンプ 8 を形成する。なお、このはんだバンプ 8 を形成する際のリフロー温度は、用いるはんだボールの材料により 2 0 0 乃至 2 6 0 ℃程度を最高温度とすると良い。また、この本実施形態に係る半導体装置を、図 1 に示すように、マザーボード基板 9 上に 2 次実装する場合においては、この半導体装置に形成されたはんだバンプ 8 とマザーボード基板 9 上に形成された電極パッド 5 との位置合わせを実施した後、これらをリフロー法により接続すると良い。



## 【 0 0 4 9 】

なお、上述の製造方法においては、ヒーター 1 5 の温度を 1 5 0 °C に設定し、半導体チップ 1、平板 6 及びフレキシブルインターポザー基板 1 1 をヒーター 1 5 によって加熱しながら、半導体チップ 1 及び平板 6 をフレキシブルインターポザー基板 1 1 に接着しているが、ローラー 1 7 をシリコンゴム又はテフロン等の耐熱性に優れた材料で作製して内部に抵抗体を挿入し、この抵抗体に電流を流して発熱させることによりローラー 1 7 でフレキシブルインターポザー基板 1 1 外側から加熱することによっても同じ効果が得られる。この場合、ヒーター 1 5 を用意する必要がなく、且つ、ローラー 1 7 内部に挿入された抵抗体に与える電流量を変更することによりフレキシブルインターポザー基板 1 1 を加熱する温度を容易に変更でき好都合である。また、フレキシブルインターポザー基板 1 1 外側に用いる絶縁性樹脂 3 を熱可塑性樹脂とする場合、ヒーター 1 5 による加熱においては、絶縁性樹脂 3 がヒーター 1 5 に付着する可能性を排除するために、ヒーター 1 5 の温度を正確に設定する必要があるが、ローラー 1 7 による加熱ではこのような必要がなく、より簡便にフレキシブルインターポザー基板 1 1 と半導体チップ 1 及び平板 6 とを接着させることができる。

## 【 0 0 5 0 】

次に、図 7 乃至図 8 を参照して、本実施形態に係る半導体装置の別の製造方法を説明する。この別の製造方法においては、上述の製造方法と同様に、先ず、フレキシブルインターポザー基板を構成する熱可塑性樹脂 2 及び熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 に、UV-YAG レーザー、炭酸ガスレーザー又はエキシマレーザー等を用いて配線パターン 1 0 に達する複数の孔を所望の場所に形成し、これらの孔を形成することにより配線パターン 1 0 が露出した部分に、公知のメッキ法及びスパッタ法等により Ni / Au 及び Pd 等の導電性の材料からなる電極パッド 5 を形成する。このようにして、フレキシブルインターポザー基板の両面に電極パッド 5 を形成した後、図 7 ( a ) に示すように、熱可塑性樹脂 2 に形成された電極パッド 5 を、半導体チップ 1 の回路面上の電極パッド（図示せず）上に形成された導電体 4 と、フリップチップボンダー等による熱圧着法等のような公知のフリップチップ技術により接続する。また、この

フリップチップ接続のための熱圧着工程によって、熱可塑性樹脂 2 は導電体 4 周辺を封止すると共に、半導体チップ 1 の回路面と接着する。次に、半導体チップ 1 裏面に仮接着剤 1 4 を塗布し、平板 6 を半導体チップ 1 裏面に接着固定する。なお、この仮接着剤 1 4 には、例えば、エチレン酢酸ビニル共重合樹脂 (EVA)、ポリアミド、ポリエステル若しくはアタクチックポリプロピレン等のホットメルト接着剤又はフェノール樹脂系接着剤、ユリア樹脂系接着剤、メラミン樹脂系接着剤、レゾルシン系接着剤、 $\alpha$ -オレフィン樹脂接着剤、酢酸ビニル樹脂系接着剤若しくはシアノアクリレート系接着剤等を用いると、150乃至250℃程度の高温領域に曝す工程を経ることにより接着力を消失させることができ好適である。

#### 【0051】

次に、導電体 4 及び電極パッド 5 を介して半導体チップ 1 と接続されたフレキシブルインターポーザー基板 1 1 を、図 7 (b) に示すように、ヒーター 1 5 上に設置し、フレキシブルインターポーザー基板 1 1 を加熱しながら半導体チップ 1 の側面及び裏面に沿って折り曲げる。このようにフレキシブルインターポーザー基板 1 1 を折り曲げる際には、図 8 (a) に示すように、シリコン及びテフロン等の耐熱性に優れた材料で作製されたローラー 1 7 で、フレキシブルインターポーザー基板外側から 0.5 乃至 3 kg 程度の荷重を加えることによって、フレキシブルインターポーザー基板 1 1 を半導体チップ 1 表面に接着し、図 8 (b) に示すように、本実施形態に係る半導体装置を完成する。なお、ヒーター 1 5 の温度は 150℃程度に設定し、フレキシブルインターポーザー基板 1 1 を半導体チップ 1 側面と平板 6 とに接着した後に、仮接着剤 1 4 の接着力が消失する程度の高温領域、例えば 200℃程度にヒーター温度を上げることによって、半導体チップ 1 の裏面と平板 6 とを接着させないような構造を実現することができる。また、半導体チップ 1 の裏面と平板 6 とを接着させないような構造を実現するために、エタノール、イソプロピルアルコール又はメチルエチルケトン等の有機溶剤で洗浄することにより仮接着剤 1 4 を除去しても良いし、後工程のはんだバンブ 8 形成工程において実施される 200℃以上の加熱工程を利用しても良い。更にまた、仮接着剤 1 4 にポリビニルアルコール (PVA) 等の水溶性接着剤を用い

る場合、半導体装置の組み立て工程終了後に、水又はエタノール等の溶剤で洗浄することにより仮接着剤 1 4 を容易に除去することができるため、ヒーター 1 5 の温度を途中で高温領域に変更する必要がない。このようにして、図 8 ( b ) に示すように、半導体チップ 1 の周側面を 1 周して覆うようにフレキシブルインターポザー基板 1 1 を半導体チップ 1 に接着し、本実施形態に係る半導体装置が完成する。最後に、図 8 ( c ) に示すように、この半導体装置を外部基板であるマザーボード基板等に 2 次実装するために、平板 6 側のフレキシブルインターポザー基板 1 1 の絶縁性樹脂 3 に形成された電極パッド 5 上に、S n - P b、S n - A g、S n - C u、S n - A g - C u、S n - B i 又は S n - Z n 等で形成されるはんだボールをリフローし、はんだバンプ 8 を形成する。

#### 【 0 0 5 2 】

なお、この製造方法においても、ヒーター 1 5 により加熱する方法を用いずに、ローラー 1 7 内部に抵抗体を挿入し、このローラー 1 7 でフレキシブルインターポザー基板 1 1 を外側から加熱しながら、フレキシブルインターポザー基板 1 1 と半導体チップ 1 及び平板 6 とを接着する方法を用いても同じ効果が得られる。

#### 【 0 0 5 3 】

本実施形態においては、半導体チップ 1 の裏面に平板 6 を固定せずに接して配置することによって、温度変化のある環境下において、半導体チップ 1 及びマザーボード基板 9 が異なる線膨張率を有することに起因して発生する熱応力を緩和させることができる。一般に、半導体チップ 1 は、線膨張率が 3 乃至 4 p p m である半導体基板から製造される。一方、このような半導体チップ 1 を 2 次実装するマザーボード基板 9 等のような外部基板は、線膨張率が 1 5 p p m 程度であるエポキシ樹脂等の材料で製造される。このため、半導体チップ 1 を C S P 等のような小型半導体装置として 1 次実装し、これをマザーボード基板 9 に 2 次実装するような場合、この半導体チップ 1 の駆動時における発熱及びこの半導体装置を使用する環境条件によって、半導体チップ 1 とマザーボード基板 9 とが異なる線膨張率の基に熱膨張及び冷却収縮を繰返すことになる。このような熱膨張及び冷却収縮によって、半導体チップ 1 を搭載した半導体装置とマザーボード基板 9 と

の接点であるはんだバンプ 8 には熱応力が繰返し加わるため、はんだバンプ 8 は疲労し寿命が短くなる。本実施形態においては、マザーボード基板 9 による熱膨張及び冷却収縮を平板 6 が緩和する。平板 6 と半導体チップ 1 とは接着固定されていないため、温度変化によりマザーボード基板 9 が熱膨張又は冷却収縮し、従来の半導体装置においては半導体チップ 1 との間に発生したような熱応力を平板 6 が吸収する。このため、本実施形態に係る半導体装置をマザーボード基板 9 上に 2 次実装する場合においても、従来技術においては必要とされたアンダーフィル樹脂は必要ない。よって、本実施形態に係る半導体装置は製造工程が少ないため、製造期間が短く、製造コストも抑制できる。また、アンダーフィル樹脂によるはんだバンプ 8 の封止がないため、後の検査工程において不具合が検出されるような場合においても、容易にリペアすることができる。更にまた、熱応力によるはんだバンプ 8 の疲労そのものが排除されるため、半導体装置とマザーボード基板 9 とのフリップチップ接続の信頼性そのものを著しく向上させることができる。

#### 【 0 0 5 4 】

なお、本実施形態においては、平板 6 を形成する材料を特に限定するものではないが、平板 6 はマザーボード基板 9 の熱膨張及び冷却収縮を吸収及び緩和することができるように、マザーボード基板 9 と同程度の線膨張率を有することが望ましい。例えば、半導体チップ 1 の線膨張率が 3 乃至 4 程度であり、マザーボード基板 9 の線膨張率が 1 5 p p m 程度である場合においては、平板 6 は、セラミックス、ガラスエポキシ及びビスマレイミドトリアジン（B T）レジン等のような線膨張率が 9 乃至 1 5 p p m 程度の材料で形成されると好適である。

#### 【 0 0 5 5 】

次に、本発明の第 2 の実施形態に係る半導体装置について説明する。図 9 は、本発明の第 2 の実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置は、第 1 の実施形態と同様に、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 と平面視での外形が略同サイズである平板 6 が固定されずに接して配置され、半導体チップ 1 側面には非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆

の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

#### 【 0 0 5 6 】

本実施形態に係る半導体装置の製造方法は、第 1 の実施形態に係る半導体装置の製造方法と同様であって、半導体チップ 1 周側面にフレキシブルインターポザー基板 1 1 を接着する工程を実施する前に、半導体チップ 1 側面に、四フッ化エチレン樹脂（PTFE）、四フッ化エチレン・パーフルオロアルコキシエチレン共重合体樹脂（PFA）、四フッ化エチレン・六フッ化プロピレン共重合体樹脂（FEP）等のようなフッ素樹脂等からなる非粘着剤 1 8 を塗布する。この後、第 1 の実施形態の製造方法と同様の方法によって、半導体チップ 1 及び平板 6 とフレキシブルインターポザー基板 1 1 とを接着し、フレキシブルインターポザー基板 1 1 上の電極パッド 5 上にはんだバンプ 8 を実装する。

#### 【 0 0 5 7 】

なお、本実施形態においては、非粘着剤 1 8 を半導体チップ 1 側面に塗布することによって、半導体チップ 1 とフレキシブルインターポザー基板 1 1 との接着面積を少なくしているが、第 1 の実施形態で詳述したような仮接着剤 1 4 を非粘着剤 1 8 の代わりに半導体チップ 1 側面に塗布し、この半導体装置を完成した

後に過熱することによって、この仮接着剤 1 4 の接着力を消失させる方法によっても同じ効果が得られる。

#### 【 0 0 5 8 】

この第 2 の実施形態においては、半導体チップ 1 の側面に非粘着剤 1 8 を塗布することによって、半導体チップ 1 は、この裏面だけではなく側面もフレキシブルインターポザー基板 1 1 と接着固定されていない。このため、フレキシブルインターポザー基板 1 1 と半導体チップ 1 との接着面積がより少ない構成となっている。よって、本実施形態に係る半導体装置は、マザーボード基板 9 が温度変化に応じて熱膨張及び冷却収縮を繰り返すような場合において、このマザーボード基板 9 の膨張収縮運動にフレキシブルインターポザー基板 1 1 がはんだバンプ 8 を介して同調し、フレキシブルインターポザー基板 1 1 自身が伸縮することによって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止することができ、第 1 の実施形態よりも信頼性の高い 2 次実装を実現することができる。

#### 【 0 0 5 9 】

次に、本発明の第 3 の実施形態に係る半導体装置について説明する。図 1 0 は、本発明の第 3 の実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置は、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 よりも平面視での外形が小さい平板 6 が固定されずに接して配置されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外

部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。また、本実施形態に係る半導体装置は、半導体チップ 1 よりも平面視での外形が小さい平板 6 を用いて、第 1 の実施形態と同様の方法により製造される。

#### 【 0 0 6 0 】

この第 3 の実施形態においては、半導体チップ 1 裏面に固定されずに接しており、フレキシブルインターポザー基板 1 1 とは接着されている平板 6 の平面視での外形が、第 1 の実施形態における平板 6 のサイズよりも小さい。このため、フレキシブルインターポザー基板 1 1 は、平板 6 の温度変化に基づく熱膨張及び冷却収縮による影響を受け難く、マザーボード基板 9 の膨張収縮運動にフレキシブルインターポザー基板 1 1 がはんだバンプ 8 を介して同調し、フレキシブルインターポザー基板 1 1 自身が伸縮することが、より容易となる。よって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止することができ、第 1 の実施形態よりも信頼性の高い 2 次実装を実現することができる。

#### 【 0 0 6 1 】

次に、本発明の第 4 の実施形態に係る半導体装置について説明する。図 1 1 は、本発明の第 4 の実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置は、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 よりも平面視での外形が小さい平板 6 が固定されずに接して配置され、半導体チップ 1 側面には非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体

4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。なお、本実施形態に係る半導体装置の製造方法は、第 2 の実施形態に係る半導体装置の製造方法と同様であって、且つ、第 3 の実施形態に係る半導体装置と同様に、半導体チップ 1 よりも小さなサイズの平板 6 を用いる。

#### 【 0 0 6 2 】

この第 4 の実施形態においては、第 2 の実施形態及び第 3 の実施形態の効果を併せ持つ半導体装置を製造することができる。よって、本実施形態に係る半導体装置は、より接続信頼性の高い 2 次実装を実現することができる。

#### 【 0 0 6 3 】

次に、本発明の第 5 の実施形態に係る半導体装置及びその製造方法について説明する。図 1 2 は本発明の第 5 の実施形態に係る半導体装置を示す断面図であり、図 1 3 乃至図 1 6 は本実施形態に係る半導体装置の製造方法を示す断面図である。本実施形態に係る半導体装置は、図 1 2 に示すように、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 と平面視での外形が略同サイズである平板 6 が接着剤 1 2 により極めて小さな面積で接着固定されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成



された電極パッド5とを介して、フレキシブルインターポザー基板内部の配線パターン10とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂3には、半導体チップ1の裏面側に形成された部分に、外部との接続用の複数個の電極パッド5が形成されている。これらの外部接続用の電極パッド5上にはバンプ8が形成され、これらのはんだバンプ8は、外部基板であるマザーボード基板9上に形成された電極パッド5と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

#### 【0064】

次に、図13乃至図16を参照して、本実施形態に係る半導体装置の製造方法を説明する。本実施例に係る半導体装置の製造方法においては、第1の実施形態と同様に、フレキシブルインターポザー基板を構成する熱可塑性樹脂2及び熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂3に、UV-YAGレーザー、炭酸ガスレーザー又はエキシマレーザー等を用いて配線パターン10に達する複数個の孔を所望の場所に形成し、これらの孔を形成することにより配線パターン10が露出した部分に、公知のメッキ法及びスパッタ法等によりNi/Au及びPd等の導電性の材料からなる電極パッド5を形成する。このようにして、フレキシブルインターポザー基板の両面に電極パッド5を形成した後、図13(a)に示すように、熱可塑性樹脂2に形成された電極パッド5を、半導体チップ1の回路面上の電極パッド（図示せず）上に形成された導電体4と、フリップチップボンダー等による熱圧着法等のような公知のフリップチップ技術により接続する。

#### 【0065】

次に、図13(b)に示すように、半導体チップ1裏面側の中央部の極めて狭い面積に接着剤12を塗布する。そして、図13(c)に示すように、この半導体チップ1裏面上に平板6を載せ、この平板6を接着剤12を介して半導体チップ1に固定する。

#### 【0066】

次に、導電体4及び電極パッド5を介して半導体チップ1と接続されたフレキシブルインターポザー基板11を、図14に示すように、半導体チップ1を接

続していない絶縁性樹脂 3 側をヒーター 1 5 上に接するようにして設置する。次に、図 1 5 に示すように、フレキシブルインターポーザー基板 1 1 を、ヒーター 1 5 上で加熱しながら半導体チップ 1 の側面及び裏面に沿って折り曲げる。このようにして、図 1 6 ( a ) に示すように、半導体チップ 1 の周側面を 1 周して覆うようにフレキシブルインターポーザー基板 1 1 を半導体チップ 1 に接着し、本実施形態に係る半導体装置が完成する。最後に、図 1 6 ( b ) に示すように、この半導体装置を外部基板であるマザーボード基板等に 2 次実装するために、平板 6 側のフレキシブルインターポーザー基板 1 1 の絶縁性樹脂 3 に形成された電極パッド 5 上にはんだバンプ 8 を形成する。また、この本実施形態に係る半導体装置を、図 1 2 に示すように、マザーボード基板 9 上に 2 次実装する場合においては、この半導体装置に形成されたはんだバンプ 8 とマザーボード基板 9 上に形成された電極パッド 5 との位置合わせを実施した後、これらをリフロー法により接続すると良い。

#### 【 0 0 6 7 】

なお、上述の製造方法においては、平板 6 及びフレキシブルインターポーザー基板 1 1 をヒーター 1 5 によって加熱しながら、半導体チップ 1 及び平板 6 をフレキシブルインターポーザー基板 1 1 に接着しているが、第 1 の実施形態と同様に、ローラー 1 7 をシリコンゴム又はテフロン等の耐熱性に優れた材料で作製して内部に抵抗体を挿入し、この抵抗体に電流を流して発熱させることによりローラー 1 7 でフレキシブルインターポーザー基板 1 1 外側から加熱することによっても同じ効果が得られる。

#### 【 0 0 6 8 】

なお、接着剤 1 2 には、エポキシ樹脂系接着剤及びシリコン系接着剤等のような、フレキシブルインターポーザー基板 1 1 を接着する際の加熱温度である 1 5 0 ℃程度においても接着力が低下しないような材料からなる接着剤を用いると良い。また、この接着剤 1 2 の塗布方法は、平板 6 の中央部分に接着剤 1 2 を予め塗布し、この接着剤 1 2 が塗布された面を半導体チップ 1 裏面に接するようにして、平板 6 を半導体チップ 1 上に載せる方法によっても、上述の製造方法と同じ効果が得られる。

## 【 0 0 6 9 】

本実施形態においては、半導体チップ 1 裏面の極一部に接着剤 1 2 を塗布し、半導体チップ 1 と平板 6 とを接着固定することによって、後の半導体装置の組立工程において、半導体チップ 1 の裏面と平板 6 とがずれる可能性を低くすることができる。このため、半導体製造工程における歩留まりが高く、マザーボード基板 9 との 2 次実装における接続信頼性がより高い半導体装置を実現することがで切る。また、第 1 の実施形態の製造方法のように、フレキシブルインターポザー基板 1 1 を半導体チップ 1 及び平板 6 に接着する際に、材料固定用治具 1 6 を用いて平板 6 を半導体チップ 1 の裏面に固定する必要がなくなり、より容易な製造方法を実現することもできる。

## 【 0 0 7 0 】

次に、本発明の第 6 の実施形態に係る半導体装置について説明する。図 1 7 は、本発明の第 6 の実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置は、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 と平面視での外形が略同サイズである平板 6 が接着剤 1 2 により極めて狭い面積で接着固定されており、半導体チップ 1 の側面には非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側面には非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンパ 8 が形成され、これらのはんだバンパ 8 は、外部基板であるマ

ザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

#### 【 0 0 7 1 】

本実施形態の製造方法は第 1 の実施形態の製造方法と同様である。また、第 5 の実施形態の製造方法と同様にして、半導体チップ 1 の裏面と平板 6 との間に接着剤 1 2 を塗布する工程が設けられ、また、第 2 の実施形態と同様に、半導体チップ 1 及び平板 6 とフレキシブルインターポーザー基板 1 1 とを接着する工程の前に、半導体チップ 1 側面に非粘着剤 1 8 を塗布する工程が設けられる。

#### 【 0 0 7 2 】

本実施形態においては、第 2 の実施形態と第 5 の実施形態の有する効果を併せて実現することができる。即ち、マザーボード基板 9 が温度変化に応じて熱膨張及び冷却収縮を繰り返すような場合において、このマザーボード基板 9 の膨張収縮運動にフレキシブルインターポーザー基板 1 1 がはんだバンプ 8 を介して同調し、フレキシブルインターポーザー基板 1 1 自身が伸縮することによって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止することができ、且つ、後の半導体装置の組立工程において、半導体チップ 1 の裏面と平板 6 とがずれる可能性を低くすることができるため、半導体製造工程における歩留まりが高く、マザーボード基板 9 との 2 次実装における接続信頼性がより高い半導体装置を実現することができる。

#### 【 0 0 7 3 】

次に、本発明に係る第 7 の実施形態について説明する。本実施形態に係る半導体装置は、図 1 8 に示すように、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 より平面視での外形が小さい平板 6 が接着剤 1 2 により極めて小さな面積で接着固定されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポーザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導

電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

#### 【 0 0 7 4 】

本実施形態においては、第 2 の実施形態と第 5 の実施形態の有する効果を併せて実現することができる。即ち、平板 6 の外形サイズが半導体チップ 1 よりも小さいため、マザーボード基板 9 が温度変化に応じて熱膨張及び冷却収縮を繰り返すような場合において、このマザーボード基板 9 の膨張収縮運動にフレキシブルインターポザー基板 1 1 がはんだバンプ 8 を介して同調し、フレキシブルインターポザー基板 1 1 自身が伸縮することによって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止することができ、且つ、後の半導体装置の組立工程において、半導体チップ 1 の裏面と平板 6 とがずれる可能性を低くすることができるため、半導体製造工程における歩留まりが高く、マザーボード基板 9 との 2 次実装における接続信頼性がより高い半導体装置を実現することができる。

#### 【 0 0 7 5 】

次に、本発明の第 8 の実施形態に係る半導体装置について説明する。図 1 9 は、本発明の第 8 の実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置は、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 より平面視での外形が小さい平板 6 が接着剤 1 2 により極めて狭い面積で接着固定されており、半導体チップ 1 の側面には非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側面には非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱

可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

## 【 0 0 7 6 】

本実施形態の製造方法は第 1 の実施形態の製造方法と同様である。また、第 5 の実施形態の製造方法と同様にして、半導体チップ 1 の裏面と平板 6 との間に接着剤 1 2 を塗布する工程が設けられ、また、第 2 の実施形態と同様に、半導体チップ 1 及び平板 6 とフレキシブルインターポザー基板 1 1 とを接着する工程の前に、半導体チップ 1 側面に非粘着剤 1 8 を塗布する工程が設けられる。

## 【 0 0 7 7 】

本実施形態においては、第 5 の実施形態と第 7 の実施形態の有する効果を併せて実現することができる。即ち、マザーボード基板 9 が温度変化に応じて熱膨張及び冷却収縮を繰り返すような場合において、このマザーボード基板 9 の膨張収縮運動にフレキシブルインターポザー基板 1 1 がはんだバンプ 8 を介して同調し、フレキシブルインターポザー基板 1 1 自身が伸縮することによって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止することができ、且つ、後の半導体装置の組立工程において、半導体チップ 1 の裏面と平板 6 とがずれる可能性を低くすることができるため、半導体製造工程における歩留まりが高く、マザーボード基板 9 との 2 次実装における接続信頼性が極めて高い

半導体装置を実現することができる。

【 0 0 7 8 】

次に、本発明の第 9 の実施形態に係る半導体装置及びその製造方法について説明する。図 2 0 は本発明の第 9 の実施形態に係る半導体装置を示す断面図であり、図 2 1 乃至図 2 4 は本実施形態に係る半導体装置の製造方法を示す断面図である。本実施形態に係る半導体装置は、図 2 0 に示すように、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 中央部の極めて狭い面積を残して非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。フレキシブルインターポザー基板 1 1 は、半導体チップ 1 の裏面側の非粘着剤 1 8 を塗布されていない部分において、半導体チップ 1 と熱可塑性樹脂 2 によって接着されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上には bumps 8 が形成され、これらのはんだ bumps 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

【 0 0 7 9 】

次に、図 2 1 乃至図 2 4 を参照して、本実施形態に係る半導体装置の製造方法を説明する。本実施形態に係る半導体装置の製造方法においては、第 1 の実施形態と同様に、フレキシブルインターポザー基板を構成する熱可塑性樹脂 2 及び熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 に、UV-YAG レーザー

、炭酸ガスレーザー又はエキシマレーザー等を用いて配線パターン 10 に達する複数の孔を所望の場所に形成し、これらの孔を形成することにより配線パターン 10 が露出した部分に、公知のメッキ法及びスパッタ法等により Ni / Au 及び Pd 等の導電性の材料からなる電極パッド 5 を形成する。このようにして、フレキシブルインターポザー基板の両面に電極パッド 5 を形成した後、図 2 1 ( a ) に示すように、熱可塑性樹脂 2 に形成された電極パッド 5 を、半導体チップ 1 の回路面上の電極パッド ( 図示せず ) 上に形成された導電体 4 と、フリップチップボンダー等による熱圧着法等のような公知のフリップチップ技術により接続する。

#### 【 0 0 8 0 】

次に、図 2 1 ( b ) に示すように、半導体チップ 1 の裏面上に、半導体チップ 1 裏面側の中央部の極めて狭い面積を残して非粘着剤 1 8 を塗布する。そして導電体 4 及び電極パッド 5 を介して半導体チップ 1 と接続されたフレキシブルインターポザー基板 1 1 を、半導体チップ 1 を接続していない絶縁性樹脂 3 側をヒーター 1 5 上に接するようにして設置し、真空吸着により固定する。次に、図 2 2 に示すように、フレキシブルインターポザー基板 1 1 を、ヒーター 1 5 上で加熱しながら半導体チップ 1 の側面及び裏面に沿って折り曲げ、図 2 3 ( a ) に示すように、シリコン及びテフロン等の耐熱性に優れた材料で作製されたローラー 1 7 で、フレキシブルインターポザー基板外側から 0 . 5 乃至 3 k g 程度の荷重を加えることによって、フレキシブルインターポザー基板 1 1 を半導体チップ 1 表面に接着する。このようにして、図 2 3 ( b ) に示すように、半導体チップ 1 の周側面を 1 周して覆うようにフレキシブルインターポザー基板 1 1 を半導体チップ 1 に接着し、本実施形態に係る半導体装置が完成する。最後に、図 2 3 ( c ) に示すように、この半導体装置を外部基板であるマザーボード基板等に 2 次実装するために、平板 6 側のフレキシブルインターポザー基板 1 1 の絶縁性樹脂 3 に形成された電極パッド 5 上にはんだバンプ 8 を形成する。

#### 【 0 0 8 1 】

なお、上述の製造方法においては、フレキシブルインターポザー基板 1 1 をヒーター 1 5 によって加熱しながら、半導体チップ 1 をフレキシブルインターポ



ーザー基板 11 に接着しているが、第 1 の実施形態と同様に、ローラー 17 をシリコンゴム又はテフロン等の耐熱性に優れた材料で作製して内部に抵抗体を挿入し、この抵抗体に電流を流して発熱させることによりローラー 17 でフレキシブルインターポーザー基板 11 外側から加熱することによっても同じ効果が得られる。

#### 【 0 0 8 2 】

なお、半導体チップ 1 の裏面に非粘着剤 18 を塗布する方法としては、図 24 (a) に示すように、フレキシブルインターポーザー基板 11 の半導体チップ 1 裏面側に形成される熱可塑性樹脂 2 の表面において、半導体チップ 1 と接着させない所望の部分に、非粘着剤 18 を塗布しておく方法によっても同じ効果が得られる。また、図 24 (b) に示すように、フレキシブルインターポーザー基板 11 の半導体チップ 1 裏面側に形成される熱可塑性樹脂 2 の表面において、半導体チップ 1 と接着させる所望の部分に金属平板等からなるマスク材 19 により覆って保護した後、半導体チップ 1 と接着させない所望の部分に公知のプラズマエッチング法等によりプラズマ 20 に曝すことによって、半導体チップ 1 と接着させない部分の熱可塑性樹脂 2 の接着力を消失させる方法によっても同じ効果が得られる。

#### 【 0 0 8 3 】

本実施形態においては、半導体チップ 1 の裏面の極めて狭い面積とフレキシブルインターポーザー基板 11 とを接着固定することによって、他の第 1 乃至第 8 の実施形態で用いた平板 6 を用いずに、且つ、フレキシブルインターポーザー基板 11 の平坦性を維持しながら、半導体チップ 1 とフレキシブルインターポーザー基板 11 とが接着固定されない構成を実現することができる。このため、他の実施形態と同様に、マザーボード基板 9 が温度変化に応じて熱膨張及び冷却収縮を繰り返すような場合において、このマザーボード基板 9 の膨張収縮運動にフレキシブルインターポーザー基板 11 がはんだバンプ 8 を介して同調し、フレキシブルインターポーザー基板 11 自身が伸縮することによって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止することができる。次に、本発明の第 9 の実施形態に係る半導体装置及びその製造方法について説明する

。図 2 0 は本発明の第 9 の実施形態に係る半導体装置を示す断面図であり、図 2 1 乃至図 2 4 は本実施形態に係る半導体装置の製造方法を示す断面図である。本実施形態に係る半導体装置は、図 2 0 に示すように、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 中央部の極めて狭い面積を残して非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。フレキシブルインターポザー基板 1 1 は、半導体チップ 1 の裏面側の非粘着剤 1 8 を塗布されていない部分において、半導体チップ 1 と熱可塑性樹脂 2 によって接着されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。

#### 【 0 0 8 4 】

次に、本発明の第 1 0 の実施形態に係る半導体装置について説明する。図 2 5 は、本発明の第 1 0 の実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置は、図 2 5 に示すように、この半導体チップ 1 裏面中央部分の極めて狭い面積を残した裏面全面及び半導体チップ 1 側面に、非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシ

ブルインターポザー基板 11 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。フレキシブルインターポザー基板 11 は、半導体チップ 1 の裏面側の非粘着剤 18 を塗布されていない部分において、半導体チップ 1 と熱可塑性樹脂 2 によって接着されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 10 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。なお、本実施形態に係る半導体装置は、第 9 の実施形態と同様の方法により製造することができる。

#### 【 0 0 8 5 】

本実施形態においては、半導体チップ 1 裏面中央部分の極めて狭い面積を除く裏面全面及び半導体チップ 1 側面に非粘着材 18 を塗布することによって、半導体チップ 1 とフレキシブルインターポザー基板 11 とが接着されない構成を実現している。このため、本実施形態に係る半導体装置は、第 9 の実施形態と同様に、平板 6 を用いずに、且つ、フレキシブルインターポザー基板 11 の平坦性を維持しながら、半導体チップ 1 とフレキシブルインターポザー基板 11 とが接着固定されない構成を実現することができる。更に、半導体チップ 1 の側面とフレキシブルインターポザー基板 11 とが接着されていないため、本実施形態に係る半導体装置は、マザーボード基板 9 が温度変化に応じて熱膨張及び冷却収縮を繰り返すような場合において、このマザーボード基板 9 の膨張収縮運動にフレキシブルインターポザー基板 11 がはんだバンプ 8 を介して同調し、フレキシブルインターポザー基板 11 自身が伸縮することによって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止する効果が、より大き

い。

【 0 0 8 6 】

次に、本発明の第 1 1 の実施形態に係る半導体装置について説明する。図 2 6 は、本発明の第 1 1 の実施形態に係る半導体装置を示す断面図である。本実施形態に係る半導体装置は、図 2 6 に示すように、半導体チップ 1 の回路形成面とは逆の面である裏面側に、この半導体チップ 1 周縁部分の極めて狭い面積を残して非粘着剤 1 8 が塗布されている。また、半導体チップ 1 側の面に配置された熱可塑性樹脂 2 と逆の面に配置された熱可塑性樹脂又は熱硬化性樹脂からなる絶縁性樹脂 3 とこれらの樹脂層の間に接着されて配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、この半導体チップ 1 と平板 6 との周側面を 1 周に亘って覆うようにして形成されている。フレキシブルインターポザー基板 1 1 は、半導体チップ 1 の裏面側の非粘着剤 1 8 を塗布されていない部分において、半導体チップ 1 と熱可塑性樹脂 2 によって接着されている。半導体チップ 1 上にウエハ工程において形成された電極パッド（図示せず）上には導電体 4 が夫々形成されており、半導体チップ 1 は、この導電体 4 と、この半導体チップ 1 と接着された熱可塑性樹脂 2 に形成された電極パッド 5 とを介して、フレキシブルインターポザー基板内部の配線パターン 1 0 とフリップチップ接続されている。また、外部に面して形成された絶縁性樹脂 3 には、半導体チップ 1 の裏面側に形成された部分に、外部との接続用の複数個の電極パッド 5 が形成されている。これらの外部接続用の電極パッド 5 上にはバンプ 8 が形成され、これらのはんだバンプ 8 は、外部基板であるマザーボード基板 9 上に形成された電極パッド 5 と夫々フリップチップ接続されている。このようにして、本実施形態に係る半導体装置は構成されている。なお、本実施形態は、第 9 の実施形態と同様にして製造することができる。

【 0 0 8 7 】

本実施形態においては、半導体チップ 1 裏面周縁部分の極めて狭い面積を除く裏面全面及び半導体チップ 1 側面に非粘着材 1 8 を塗布することによって、半導体チップ 1 とフレキシブルインターポザー基板 1 1 とが接着されない構成を実現している。このため、本実施形態に係る半導体装置は、第 9 の実施形態と同様

に、平板 6 を用いずに、且つ、フレキシブルインターポザー基板 1 1 の平坦性を維持しながら、半導体チップ 1 とフレキシブルインターポザー基板 1 1 とが接着固定されない構成を実現することができる。このため、本実施形態に係る半導体装置においては、マザーボード基板 9 が温度変化に応じて熱膨張及び冷却収縮を繰り返すような場合において、このマザーボード基板 9 の膨張収縮運動にフレキシブルインターポザー基板 1 1 がはんだバンプ 8 を介して同調し、フレキシブルインターポザー基板 1 1 自身が伸縮することによって、マザーボード基板の膨張収縮運動に起因する熱応力が発生することを防止する効果を得ることができる。

## 【 0 0 8 8 】

なお、第 9 の実施形態においては、半導体チップ 1 とフレキシブルインターポザー基板 1 1 とが接着されない部分は、半導体チップ 1 裏面中央部分の極めて狭い面積であり、第 1 1 の実施形態においては、半導体チップ 1 とフレキシブルインターポザー基板 1 1 とが接着されない部分は、半導体チップ 1 裏面周縁部分の極めて狭い面積である。この半導体チップ 1 とフレキシブルインターポザー基板 1 1 との接着部は、特に限定されるものではなく、フレキシブルインターポザー基板 1 1 の自由度が大きくなりすぎず、後のマザーボード基板 9 への 2 次実装工程において、このフレキシブルインターポザー基板 1 1 上に形成されたはんだバンプ 8 とマザーボード基板 9 上に形成された電極パッド 5 との位置合わせに支障がでない程度に半導体チップ 1 とフレキシブルインターポザー基板 1 1 とが固定される位置及び面積であり、フレキシブルインターポザー基板 1 1 が、2 次実装工程における接続信頼性を維持できる程度に平坦性を維持できるような接着部及び接着面積であれば良い。

## 【 0 0 8 9 】

次に、本発明の第 1 2 の実施形態に係る半導体装置について説明する。図 2 7 は、本発明の第 1 2 の実施形態に係る半導体装置を示す断面図である。本実施形態においては、C S P 技術による 4 個の半導体装置が垂直に積層されることにより構成される 3 次元半導体装置が、マザーボード基板 9 上に 2 次実装されている。この 3 次元半導体装置においては、第 2 の従来技術による半導体装置 2 0 0 が

第 1 段目乃至第 3 段目までを構成し、本発明の第 4 の実施形態に係る半導体装置が最下段である第 4 段目を構成している。夫々の半導体装置は、夫々のフレキシブルインターポザー基板 1 1 に形成された電極パッド 5 間を接続するはんだバンプ 8 を介して接続されており、最下段に配置される第 4 の実施形態に係る半導体装置に形成されたはんだバンプ 8 がマザーボード基板 9 上の電極パッド 5 に接続されている。

#### 【 0 0 9 0 】

この第 1 2 の実施形態においては、3 次元半導体装置の最下段に配置されてマザーボード基板 9 からの熱応力による影響を受ける半導体装置に、本発明の第 4 の実施形態に係る半導体装置を用いることによって、この熱応力に起因するはんだバンプ 8 の疲労破壊による接続信頼性の低下を抑制することができる。なお、本実施形態においては、4 個の半導体装置で構成される 3 次元半導体装置を例としているが、この 3 次元半導体装置を構成する半導体装置の個数は特に限定されるものではなく、2 個以上の所望の個数で構成することができる。

#### 【 0 0 9 1 】

次に、本発明の第 1 3 の実施形態に係る半導体装置について説明する。図 2 8 は、本発明の第 1 3 の実施形態に係る半導体装置を示す断面図である。本実施形態においては、C S P 技術による 4 個の半導体装置が垂直に積層されることにより構成される 3 次元半導体装置が、マザーボード基板 9 上に 2 次実装されている。この 3 次元半導体装置においては、第 2 の従来技術による半導体装置 2 0 0 が第 1 段目乃至第 3 段目までを構成し、本発明の第 6 の実施形態に係る半導体装置が最下段である第 4 段目を構成している。夫々の半導体装置は、夫々のフレキシブルインターポザー基板 1 1 に形成された電極パッド 5 間を接続するはんだバンプ 8 を介して接続されており、最下段に配置される第 4 の実施形態に係る半導体装置に形成されたはんだバンプ 8 がマザーボード基板 9 上の電極パッド 5 に接続されている。

#### 【 0 0 9 2 】

この第 1 3 の実施形態においては、3 次元半導体装置の最下段に配置されてマザーボード基板 9 からの熱応力による影響を受ける半導体装置に、本発明の第 6

の実施形態に係る半導体装置を用いることによって、この熱応力に起因するはんだバンプ 8 の疲労破壊による接続信頼性の低下を抑制することができる。なお、本実施形態においては、4 個の半導体装置で構成される 3 次元半導体装置を例としているが、この 3 次元半導体装置を構成する半導体装置の個数は特に限定されるものではなく、2 個以上の所望の個数で構成することができる。

## 【 0 0 9 3 】

次に、本発明の第 1 4 の実施形態に係る半導体装置について説明する。図 2 9 は、本発明の第 1 4 の実施形態に係る半導体装置を示す断面図である。本実施形態においては、C S P 技術による 4 個の半導体装置が垂直に積層されることにより構成される 3 次元半導体装置が、マザーボード基板 9 上に 2 次実装されている。この 3 次元半導体装置においては、第 2 の従来技術による半導体装置 2 0 0 が第 1 段目乃至第 3 段目までを構成し、本発明の第 1 0 の実施形態に係る半導体装置が最下段である第 4 段目を構成している。夫々の半導体装置は、夫々のフレキシブルインターポザー基板 1 1 に形成された電極パッド 5 間を接続するはんだバンプ 8 を介して接続されており、最下段に配置される第 4 の実施形態に係る半導体装置に形成されたはんだバンプ 8 がマザーボード基板 9 上の電極パッド 5 に接続されている。

## 【 0 0 9 4 】

この第 1 4 の実施形態においては、3 次元半導体装置の最下段に配置されてマザーボード基板 9 からの熱応力による影響を受ける半導体装置に、本発明の第 1 0 の実施形態に係る半導体装置を用いることによって、この熱応力に起因するはんだバンプ 8 の疲労破壊による接続信頼性の低下を抑制することができる。なお、本実施形態においては、4 個の半導体装置で構成される 3 次元半導体装置を例としているが、この 3 次元半導体装置を構成する半導体装置の個数は特に限定されるものではなく、2 個以上の所望の個数で構成することができる。

## 【 0 0 9 5 】

なお、第 1 2 乃至第 1 4 の実施形態においては、マザーボード基板 9 にはんだバンプ 8 を介して直接接続される最下段の半導体装置以外の上段に配置される半導体装置は、マザーボード基板 9 との線膨張率の差に起因する熱応力の影響をほ

とんど受けないため、第 2 の従来技術による半導体装置を用いて 3 次元半導体装置を構成しているが、この 3 次元半導体装置を構成する半導体装置の種類は特に限定されるものではなく、最下段に配置される半導体装置が本発明に係る半導体装置でありマザーボード基板 9 からの温度変化による膨張及び収縮運動を吸収及び緩和することができる半導体装置であれば、この最下段に配置される半導体装置以外の上段に配置される半導体装置は、どのような半導体装置であっても同じ効果を得ることができる。例えば、3 次元半導体装置を構成する全ての半導体装置を本発明に係る半導体装置で構成することもできる。このとき、この 3 次元半導体装置を構成する夫々の半導体装置が同じ種類の半導体装置である必要はなく、全て異なる種類であっても良い。また、3 次元半導体装置において、最下段及び下段から 2 段目を構成する半導体装置を本発明に係る半導体装置とし、他の上段を構成する半導体装置を従来技術による半導体装置としても良い。

#### 【 0 0 9 6 】

本発明に係る半導体装置及び 3 次元積層型半導体装置は、この用途を特に限定されるものではないが、特に機器の小型化及び軽量化の要求が最近高まりつつある携帯電話、携帯情報端末、ノート型パーソナルコンピュータ及びデジタルカメラ等の電子機器等に搭載するのに好適である。また、本発明に係る半導体装置及び 3 次元積層型半導体装置は、上述のような電子機器等の内部に搭載されるプリント基板、ビルドアップ基板及び多層基板等の外部基板に高密度に 2 次実装されるのに好適である。

#### 【 0 0 9 7 】

##### 【発明の効果】

以上詳述したように、本発明においては、異なる線膨張率の材料で製造されて熱応力によるはんだバンプの疲労破壊に起因する接続不良の原因となる半導体チップとマザーボード基板との間に、この熱応力を緩和させる平板を半導体チップに接着固定せずに挿入することによって、アンダーフィル樹脂によるはんだバンプ 8 の封止を排除することができる。また、本発明においては、半導体チップとこれを搭載する C S P との間に接着されない部分を形成することによっても、アンダーフィル樹脂によるはんだバンプ 8 の封止を排除することができる。このた



め、本発明に係る半導体装置は、製造工程が少ないため、製造期間が短く、製造コストも抑制できる。また後の検査工程において不具合が検出されるような場合においても、容易にリペアすることができる。更にまた、熱応力によるはんだバンプの疲労そのものが排除されるため、半導体装置とマザーボード基板とのフリップチップ接続の信頼性そのものを著しく向上させることができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態を示す断面図である。

【図 2】

本発明の第 1 の実施形態の製造工程を示す断面図である。

【図 3】

図 2 に続く製造工程を示す断面図である。

【図 4】

図 3 に続く製造工程を示す断面図である。

【図 5】

図 4 に続く製造工程を示す断面図である。

【図 6】

本発明の第 1 の実施形態の別の製造工程を示す断面図である。

【図 7】

図 6 に続く製造工程を示す断面図である。

【図 8】

図 7 に続く製造工程を示す断面図である。

【図 9】

本発明の第 2 の実施形態を示す断面図である。

【図 1 0】

本発明の第 3 の実施形態を示す断面図である。

【図 1 1】

本発明の第 4 の実施形態を示す断面図である。

【図 1 2】

本発明の第 5 の実施形態を示す断面図である。

【図 1 3】

本発明の第 5 の実施形態の製造工程を示す断面図である。

【図 1 4】

図 1 3 に続く製造工程を示す断面図である。

【図 1 5】

図 1 4 に続く製造工程を示す断面図である。

【図 1 6】

図 1 5 に続く製造工程を示す断面図である。

【図 1 7】

本発明の第 6 の実施形態を示す断面図である。

【図 1 8】

本発明の第 7 の実施形態を示す断面図である。

【図 1 9】

本発明の第 8 の実施形態を示す断面図である。

【図 2 0】

本発明の第 9 の実施形態を示す断面図である。

【図 2 1】

本発明の第 9 の実施形態の製造工程を示す断面図である。

【図 2 2】

図 2 1 に続く製造工程を示す断面図である。

【図 2 3】

図 2 2 に続く製造工程を示す断面図である。

【図 2 4】

本発明の第 9 の実施形態の別の製造工程を示す断面図である。

【図 2 5】

本発明の第 1 0 の実施形態を示す断面図である。

【図 2 6】

本発明の第 1 1 の実施形態を示す断面図である。

【図 2 7】

本発明の第 1 2 の実施形態の製造工程を示す断面図である。

【図 2 8】

本発明の第 1 3 の実施形態を示す断面図である。

【図 2 9】

本発明の第 1 4 の実施形態を示す断面図である。

【図 3 0】

第 1 の従来技術による半導体装置を示す断面図である。

【図 3 1】

第 1 の従来技術による 3 次元半導体装置を示す断面図である。

【図 3 2】

第 1 の従来技術による 3 次元半導体装置の 2 次実装工程を示す断面図である。

【図 3 3】

図 3 2 に続く実装工程を示す断面図である。

【図 3 4】

第 2 の従来技術による半導体装置を示す断面図である。

【図 3 5】

第 2 の従来技術による 3 次元半導体装置を示す断面図である。

【図 3 6】

第 2 の従来技術による 3 次元半導体装置の 2 次実装工程を示す断面図である。

【図 3 7】

図 3 6 に続く実装工程を示す断面図である。

【符号の説明】

1, 1 0 1 ; 半導体チップ

2 ; 熱可塑性樹脂

3, 1 0 9 ; 絶縁性樹脂

4, 1 0 3 ; 導電体

5, 1 0 4 ; 電極パッド

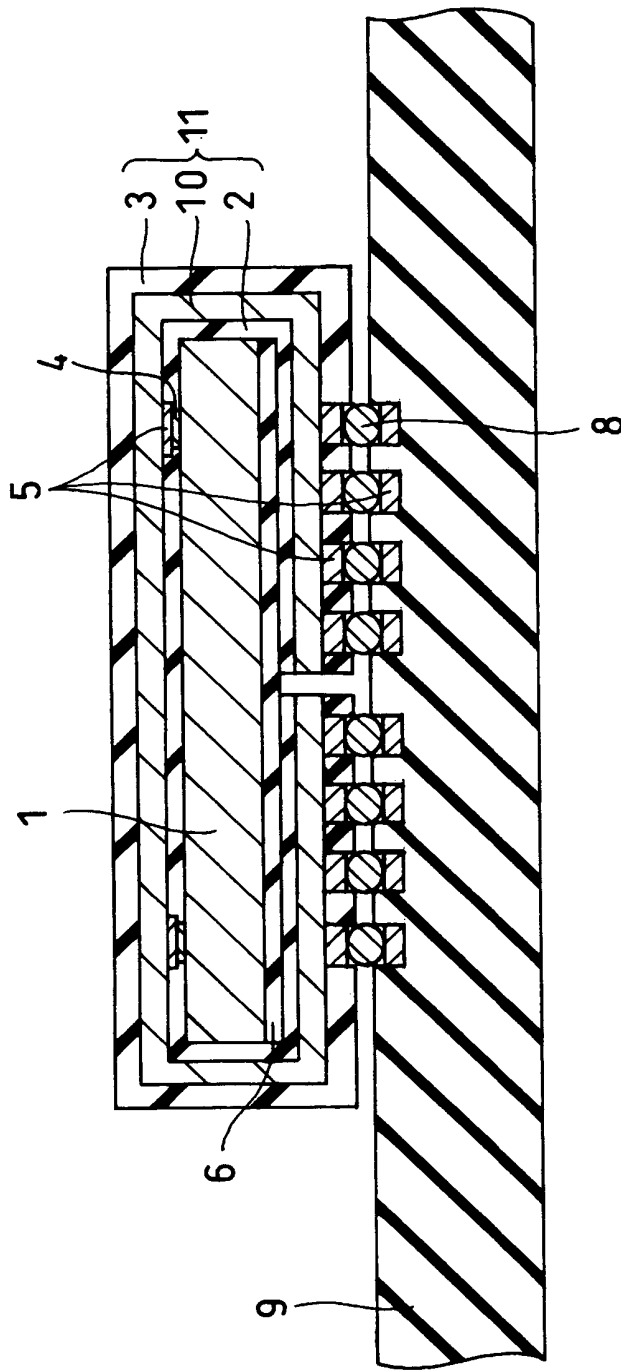
6 ; 平板

8, 1 0 7 ; はんだバンプ  
9, 1 1 1 ; マザーボード基板  
1 0, 1 0 5 ; 配線パターン  
1 1 ; フレキシブルインターポーター基板  
1 2 ; 接着剤  
1 3 ; 接着部  
1 4 ; 仮接着剤  
1 5 ; ヒーター  
1 6 ; 材料固定用治具  
1 7 ; ローラー  
1 8 ; 非粘着剤  
1 9 ; マスク  
2 0 ; プラズマ  
1 0 2 ; インターポーター基板  
1 0 6 ; フレキシブルインターポーター基板  
1 0 8 ; アンダーフィル樹脂  
1 1 0 ; 絶縁フィルム  
1 1 2 ; 熱可塑性絶縁樹脂

【書類名】

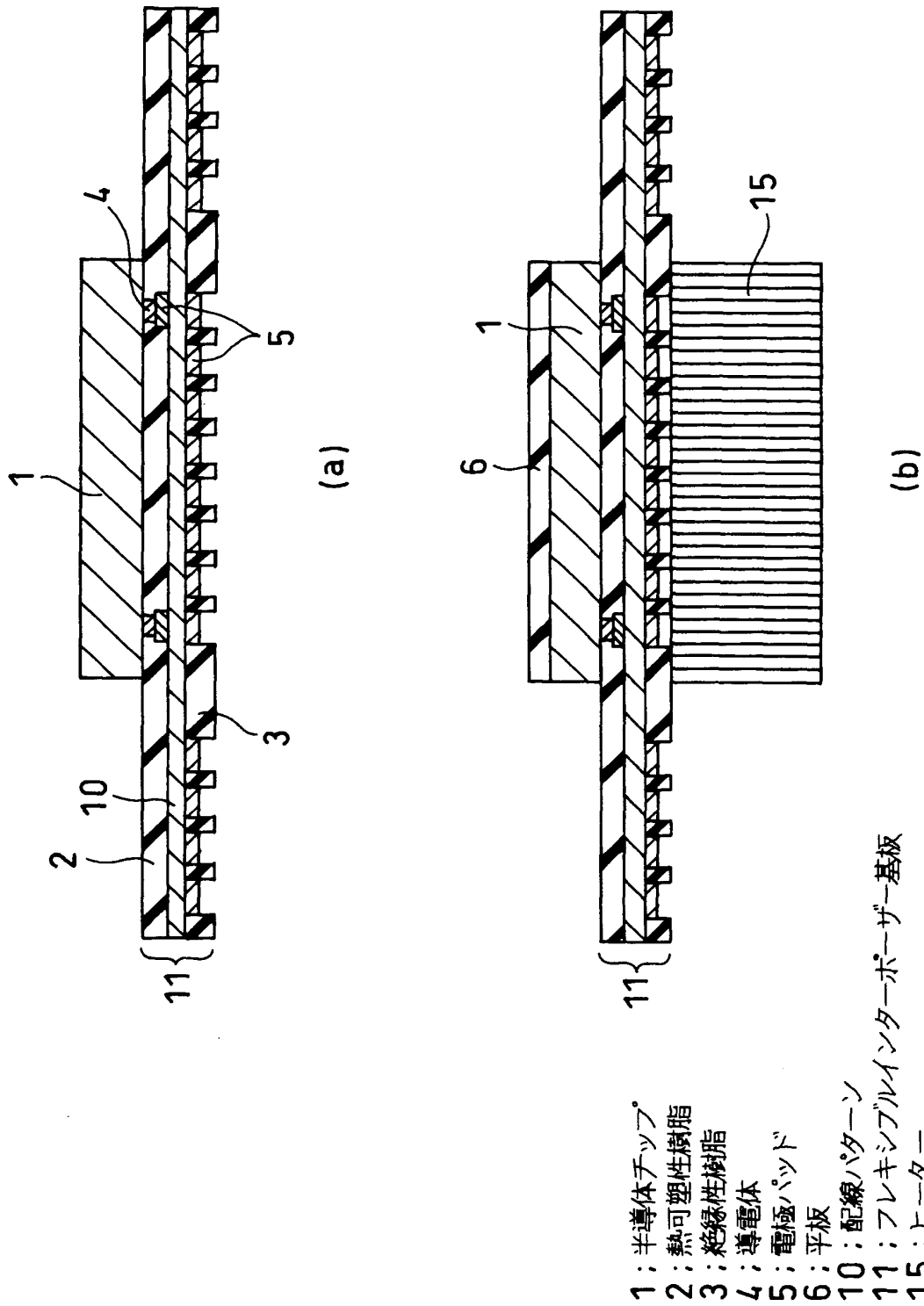
図面

【図1】

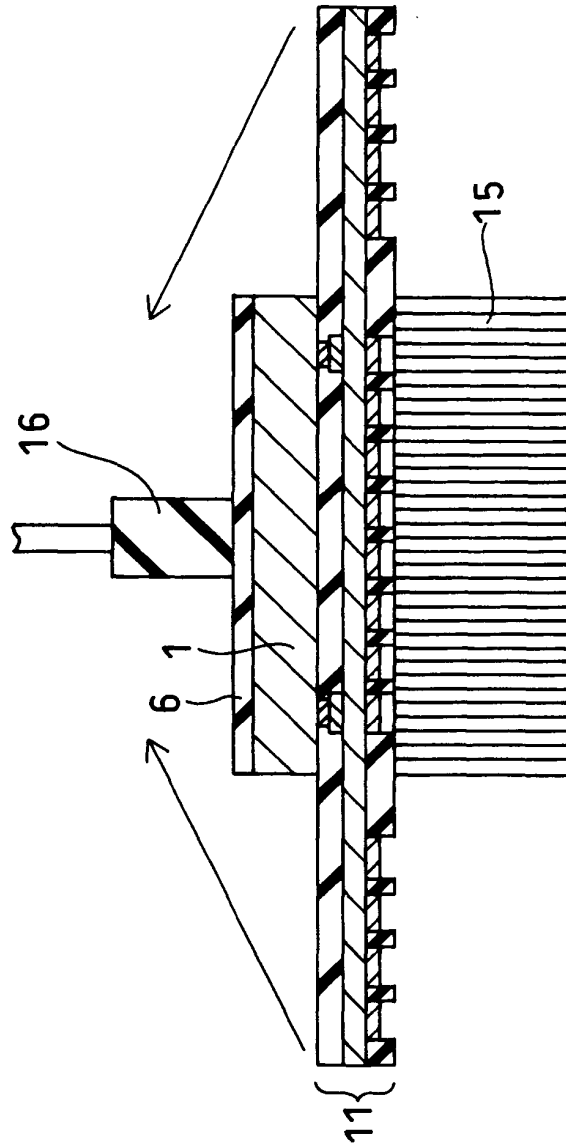


- |           |                     |
|-----------|---------------------|
| 1; 半導体チップ | 6; 平板               |
| 2; 熱可塑性樹脂 | 8; はんだバンプ           |
| 3; 絶縁性樹脂  | 9; マザーボード基板         |
| 4; 導電体    | 10; 配線パターン          |
| 5; 電極パッド  | 11; フレキシブルインターポザー基板 |

【図2】

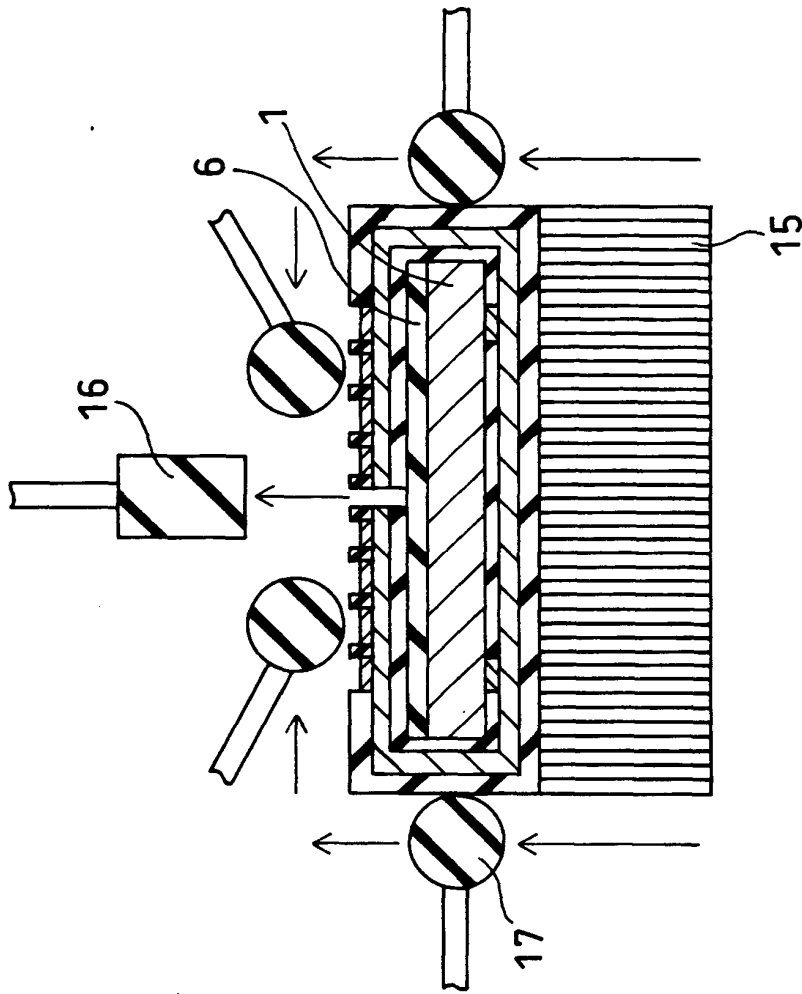


【図 3】



- 1；半導体チップ
- 6；平板
- 11；フレキシブルインターポザ―基板
- 15；ヒーター
- 16；材料固定用治具

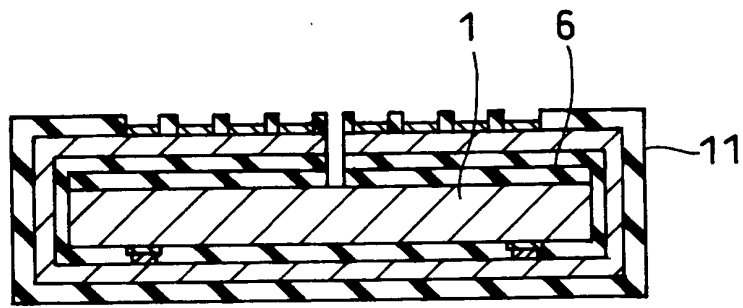
【図 4】



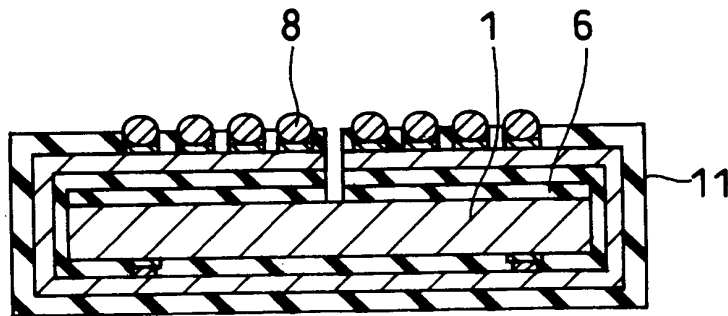
- 1：半導体チップ
- 6：平板
- 15：ヒーター
- 16：材料固定用治具
- 17：ローラー



【図 5】



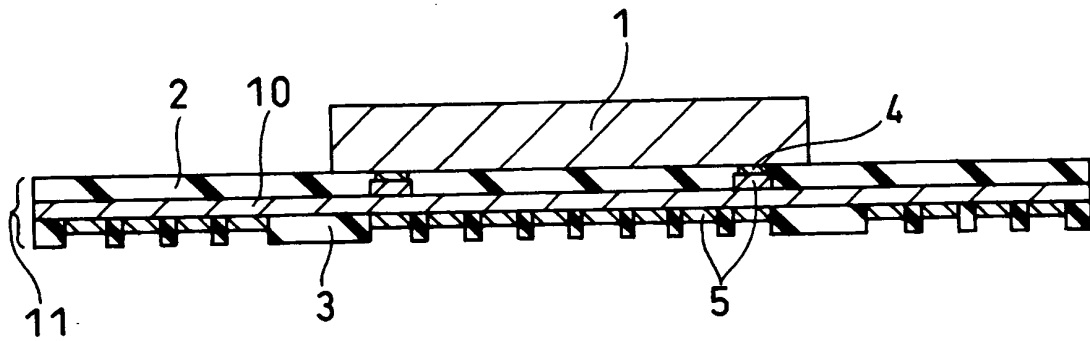
(a)



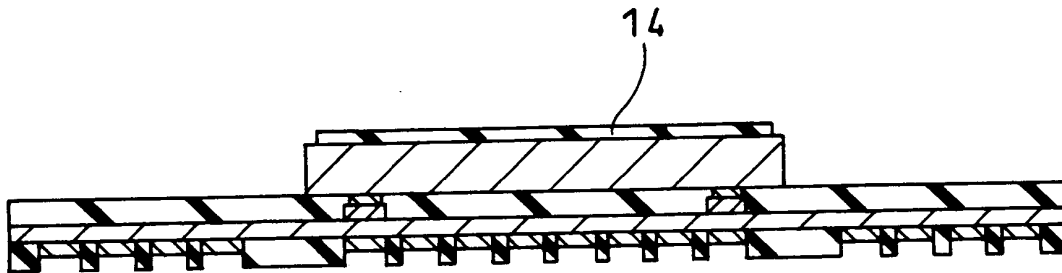
(b)

- 1 ; 半導体チップ
- 6 ; 平板
- 8 ; はんだバンプ
- 11 ; フレキシブルインターポザー基板

【図6】



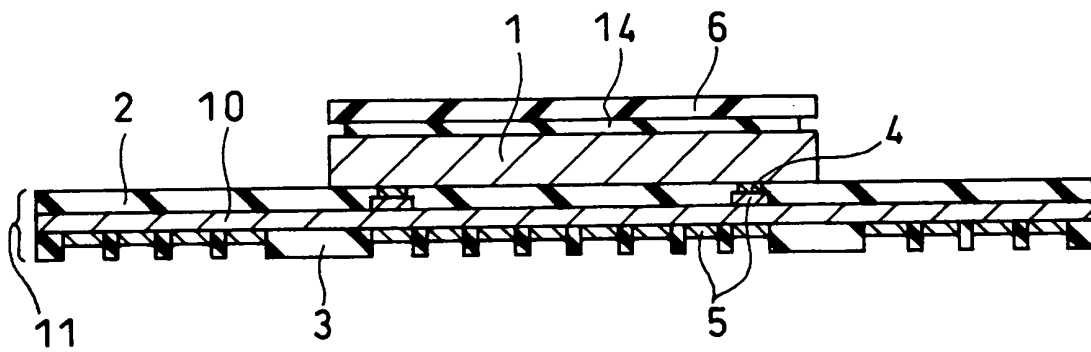
(a)



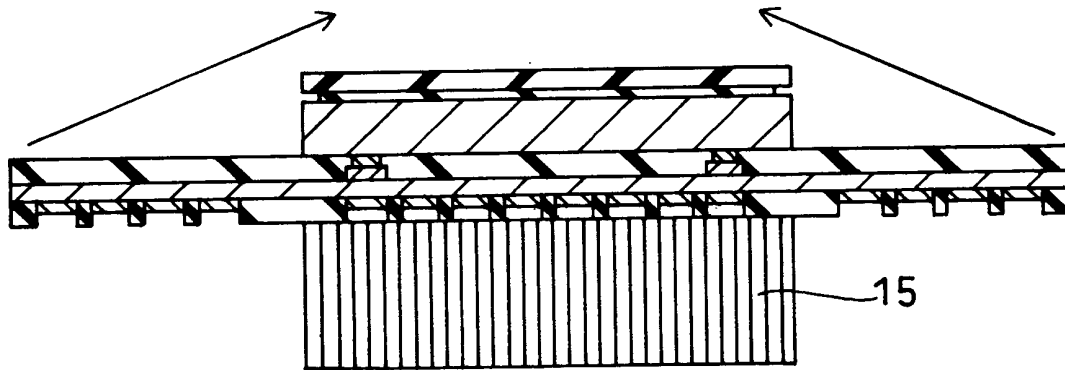
(b)

- 1 ; 半導体チップ
- 2 ; 熱可塑性樹脂
- 3 ; 絶縁性樹脂
- 4 ; 導電体
- 5 ; 電極パッド
- 10 ; 配線パターン
- 11 ; フレキシブルインターポザー基板
- 14 ; 仮接着剤

【図7】



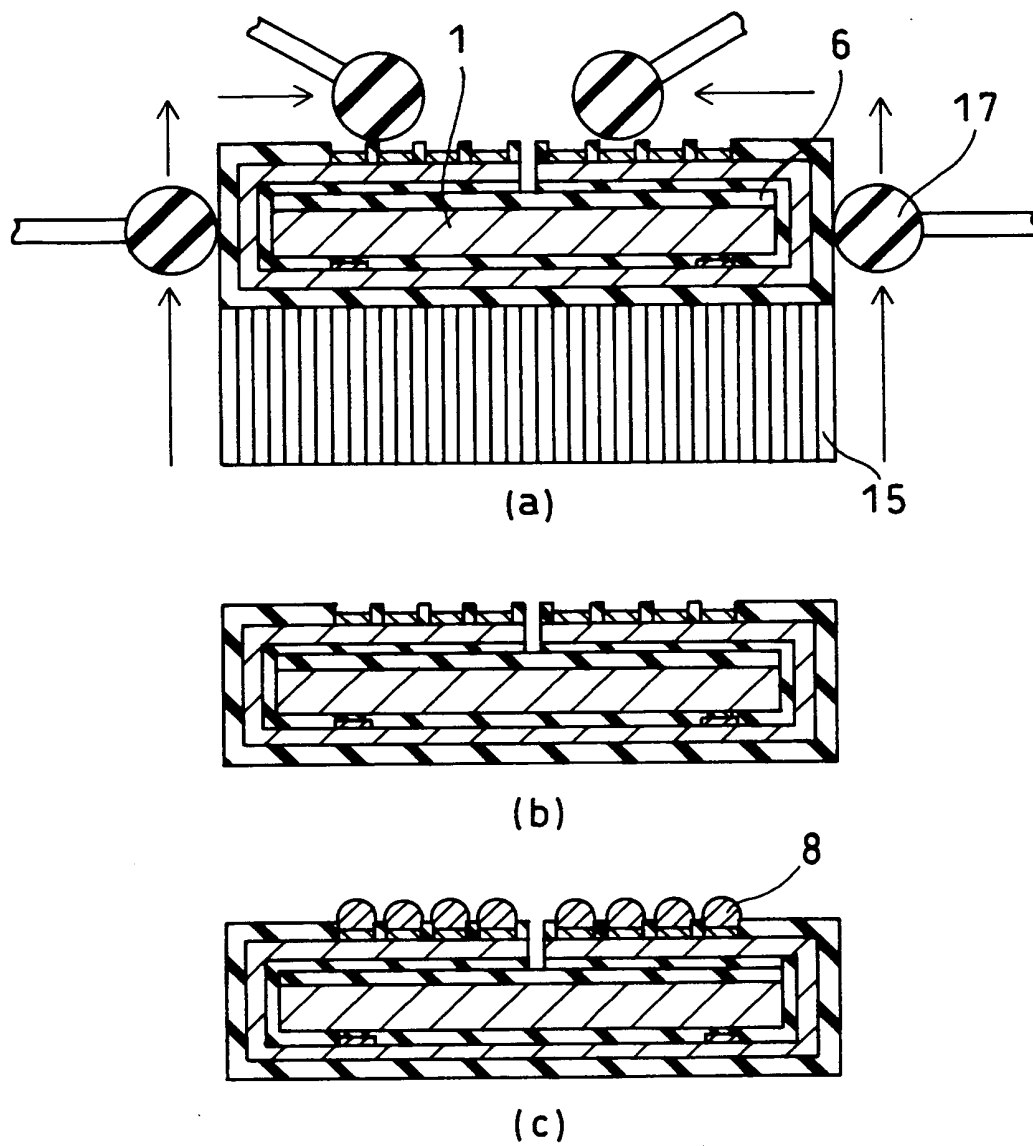
(a)



(b)

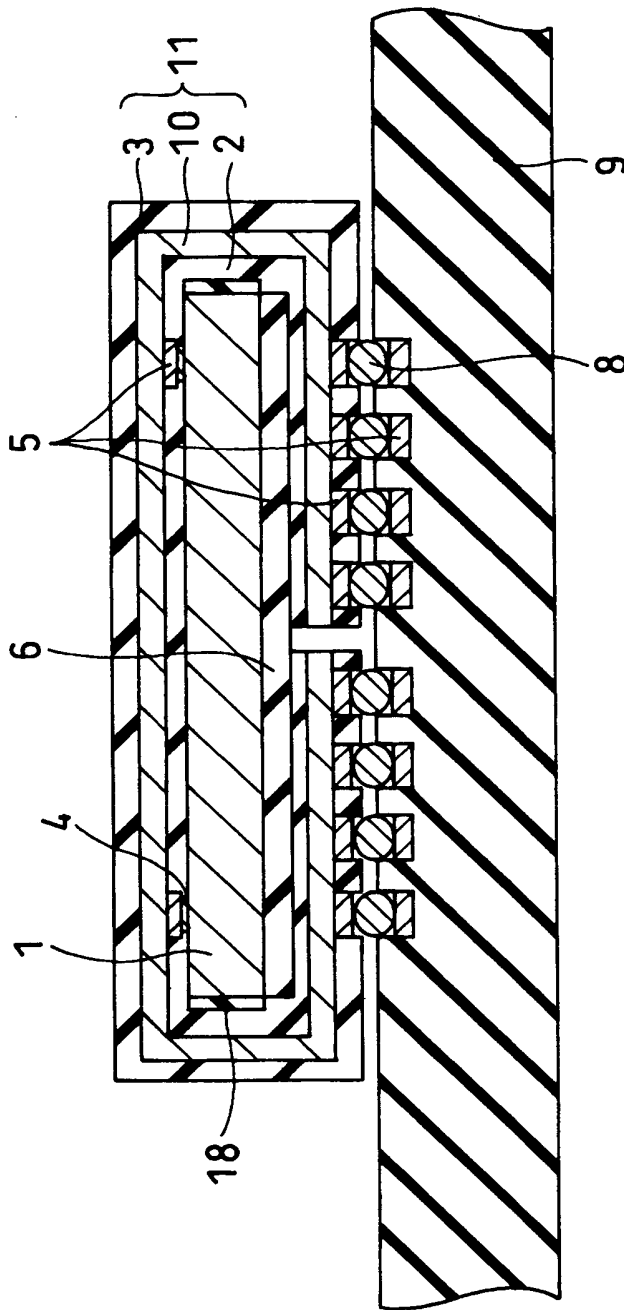
- 1; 半導体チップ
- 2; 熱可塑性樹脂
- 3; 絶縁性樹脂
- 4; 導電体
- 5; 電極パッド
- 6; 平板
- 10; 配線パターン
- 11; フレキシブルインターポザー基板
- 14; 仮接着剤
- 15; ヒーター

【図8】



- 1：半導体チップ
- 6：平板
- 8：はんだバンプ
- 15：ヒーター
- 17：ローラー

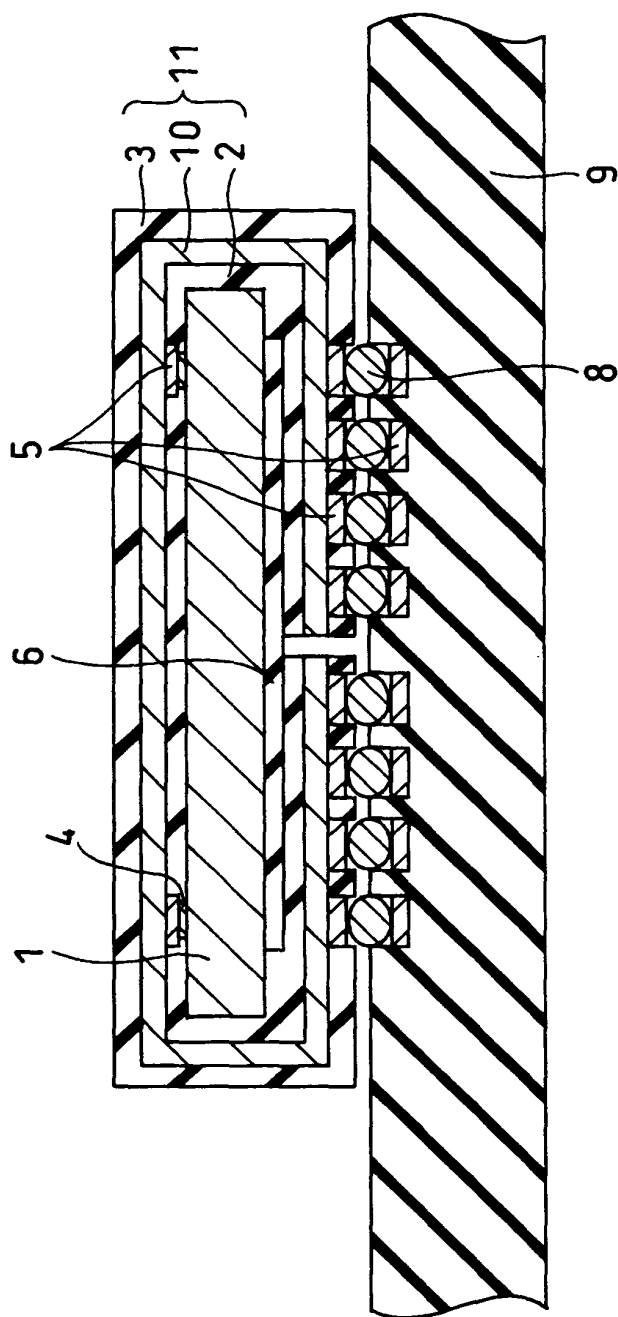
【図9】



8 ; はんだバンブ  
 9 ; マザーボード基板  
 10 ; 配線パターン  
 11 ; フレキシブルインターポーザー基板  
 18 ; 非粘着剤

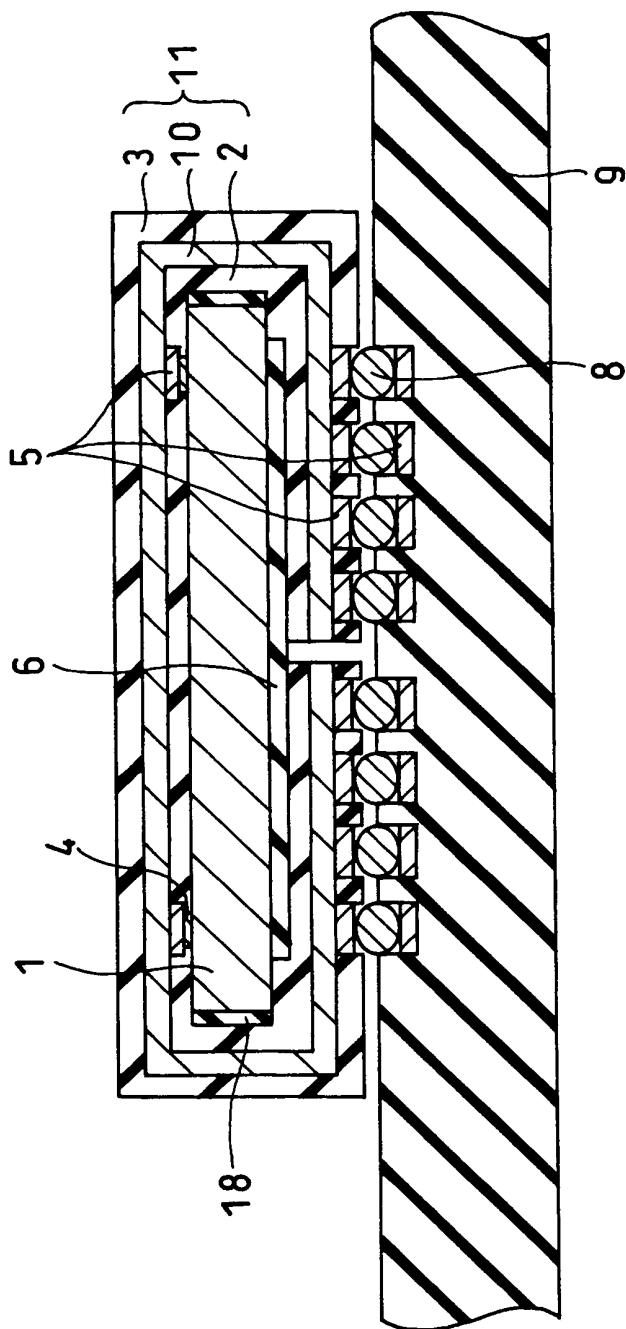
1 ; 半導体チップ  
 2 ; 熱可塑性樹脂  
 3 ; 絶縁性樹脂  
 4 ; 導電体  
 5 ; 電極パッド  
 6 ; 平板

【図 10】



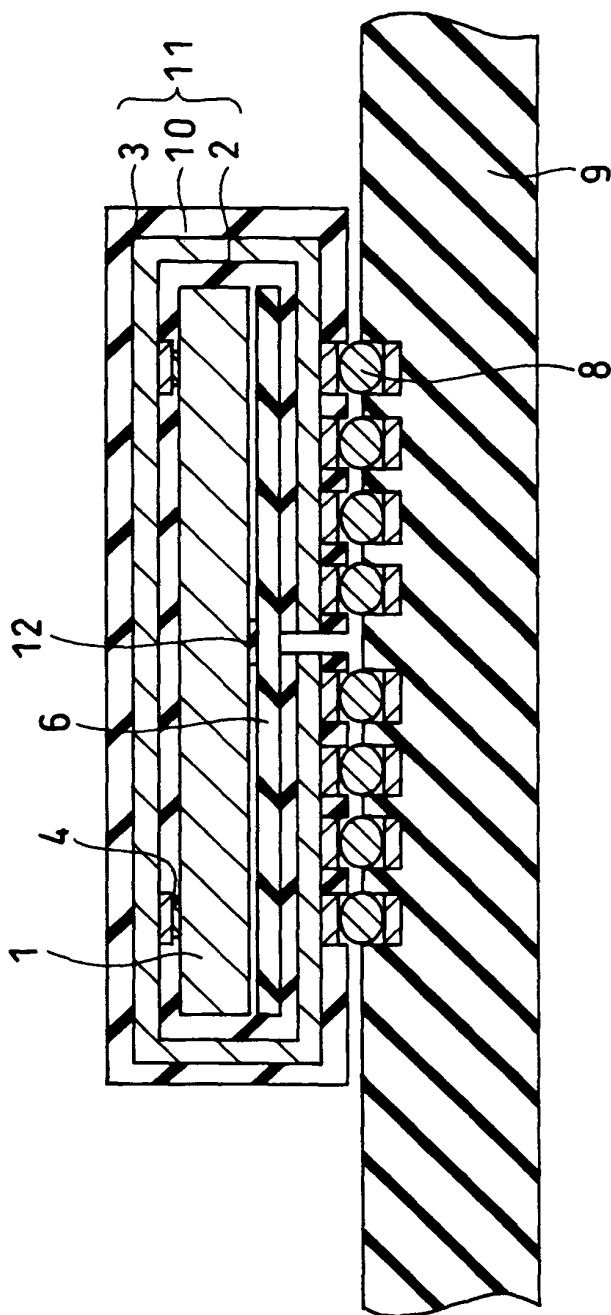
- 1；半導体チップ
- 2；熱可塑性樹脂
- 3；絶縁性樹脂
- 4；導電体
- 5；電極パッド
- 6；平板
- 8；はんだバンプ
- 9；マザーボード基板
- 10；配線パターン
- 11；フレキシブルインターポーザ基板

【図11】



- |           |                      |
|-----------|----------------------|
| 1: 半導体チップ | 8: はんだバンブ            |
| 2: 熱可塑性樹脂 | 9: マザーボード基板          |
| 3: 絶縁性樹脂  | 10: 配線パターン           |
| 4: 導電体    | 11: フレキシブルインターポーザー基板 |
| 5: 電極パッド  | 18: 非粘着剤             |
| 6: 平板     |                      |

【図12】

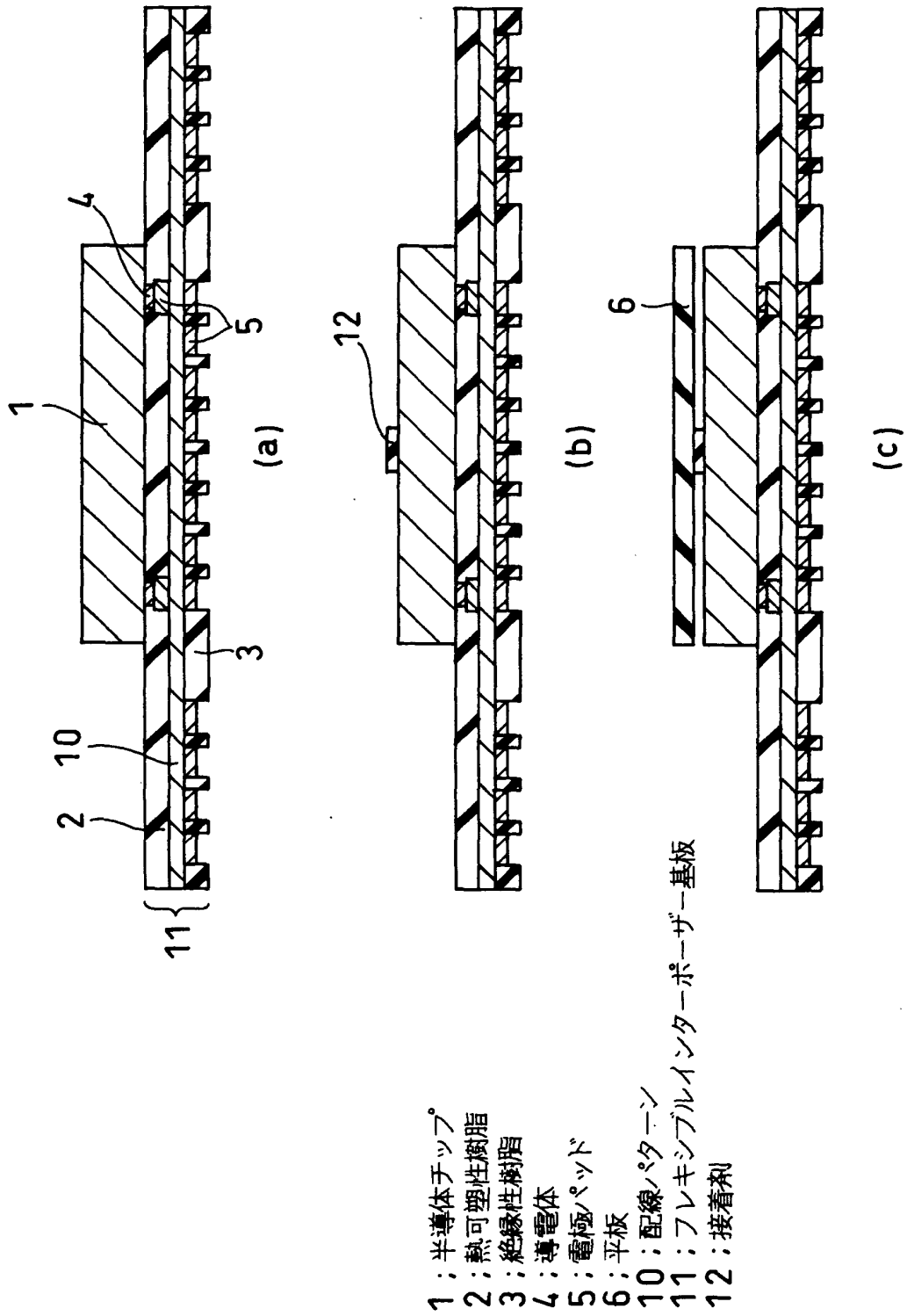


1.; 半導体チップ  
2.; 熱可塑性樹脂  
3.; 絶縁性樹脂  
4.; 導電体  
5.; 電極パッド  
6.; 平板

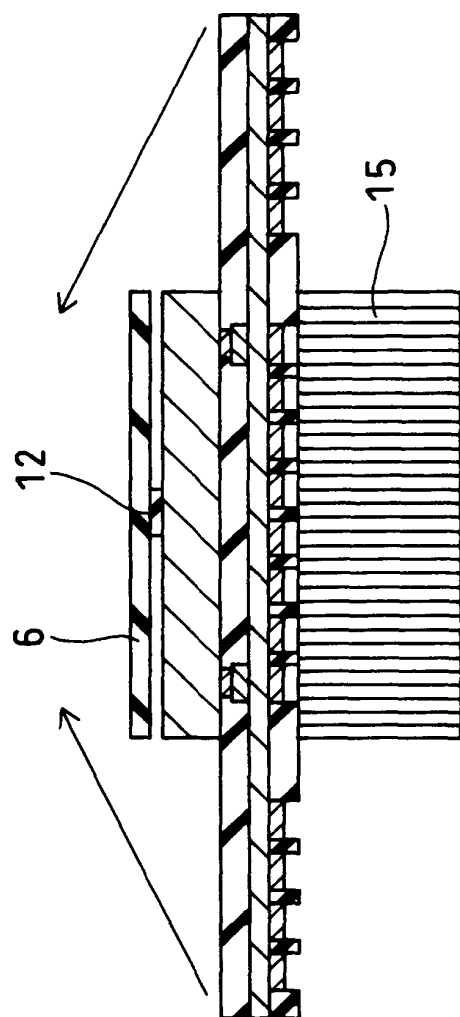
8.; はんだバンブ  
9.; マザーボード基板  
10.; 配線パターン  
11.; フレキシブルインターポーザー基板  
12.; 接着剤



【図13】

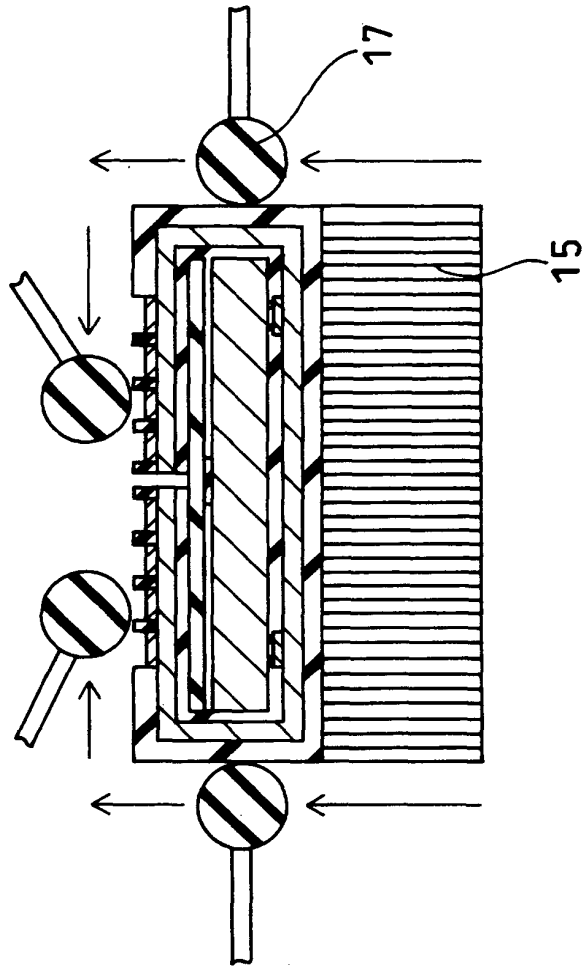


【図14】



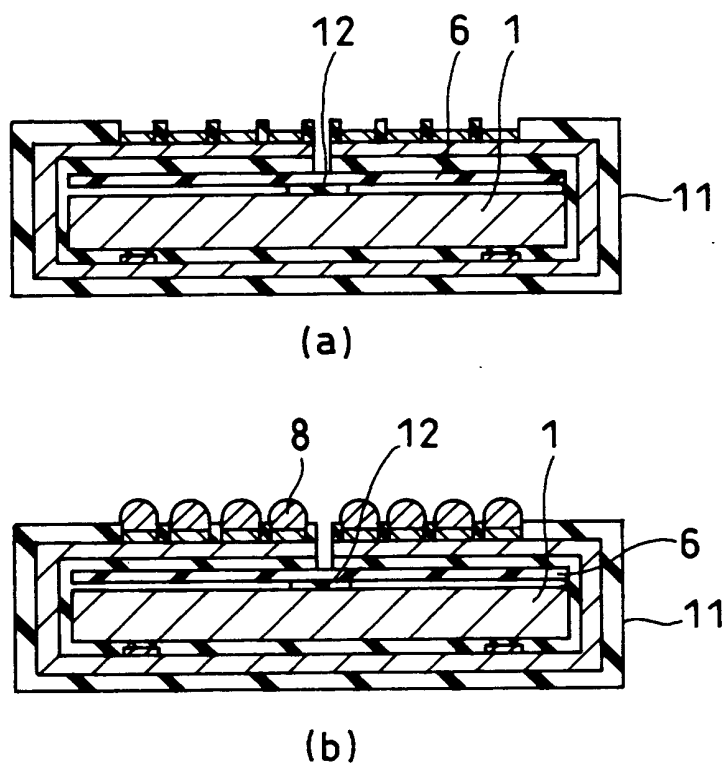
6: 平板  
12: 接着剤  
15: ヒータ-

【図 1 5】



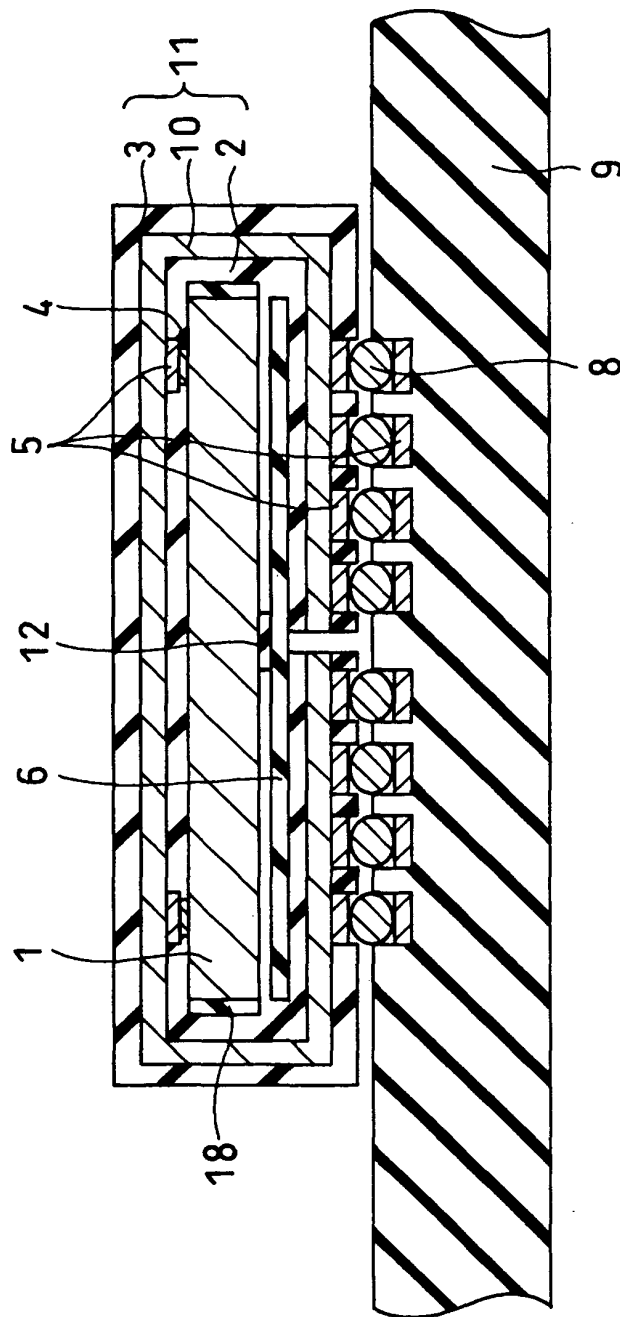
15:ヒーター  
17:ローラー

【図 1 6】



- 1 ; 半導体チップ
- 6 ; 平板
- 8 ; はんだバンプ
- 11 ; フレキシブルインターポザー基板
- 12 ; 接着剤

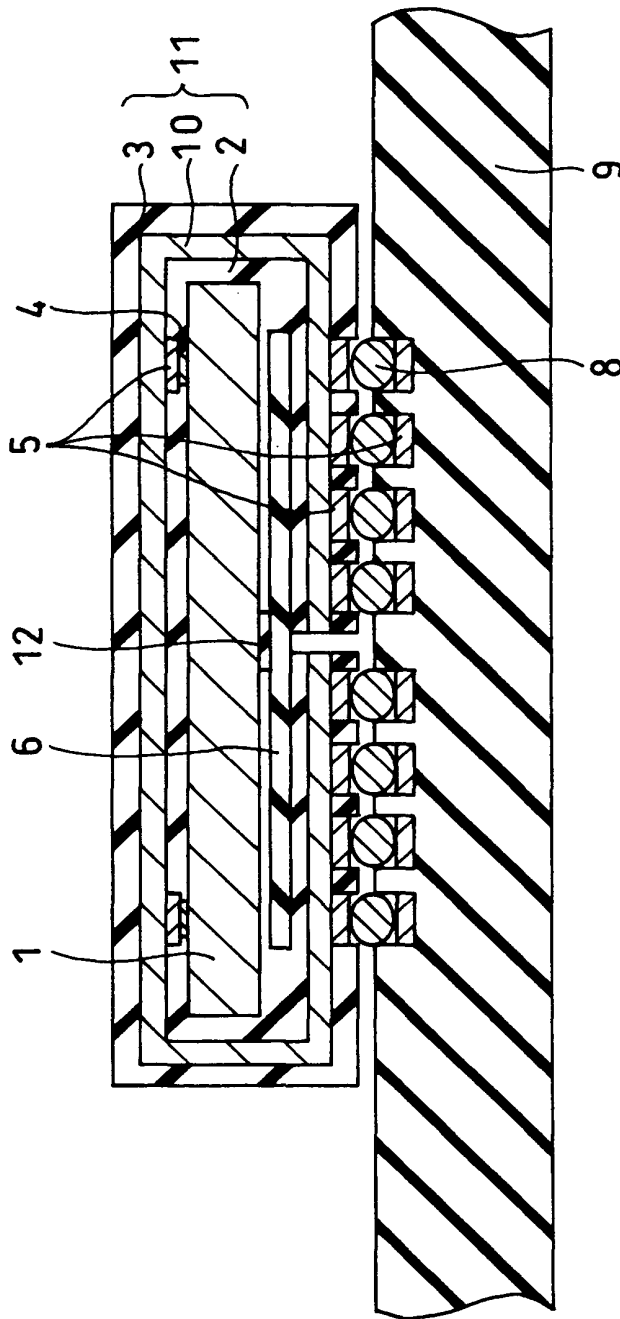
【図 17】



1：半導体チップ  
2：熱可塑性樹脂  
3：絶縁性樹脂  
4：導電体  
5：電極パッド  
6：平板

8：はんだバンプ  
9：マザーボード基板  
10：配線パターン  
11：フレキシブルインターポザー基板  
12：接着剤  
18：非粘着剤

【図18】

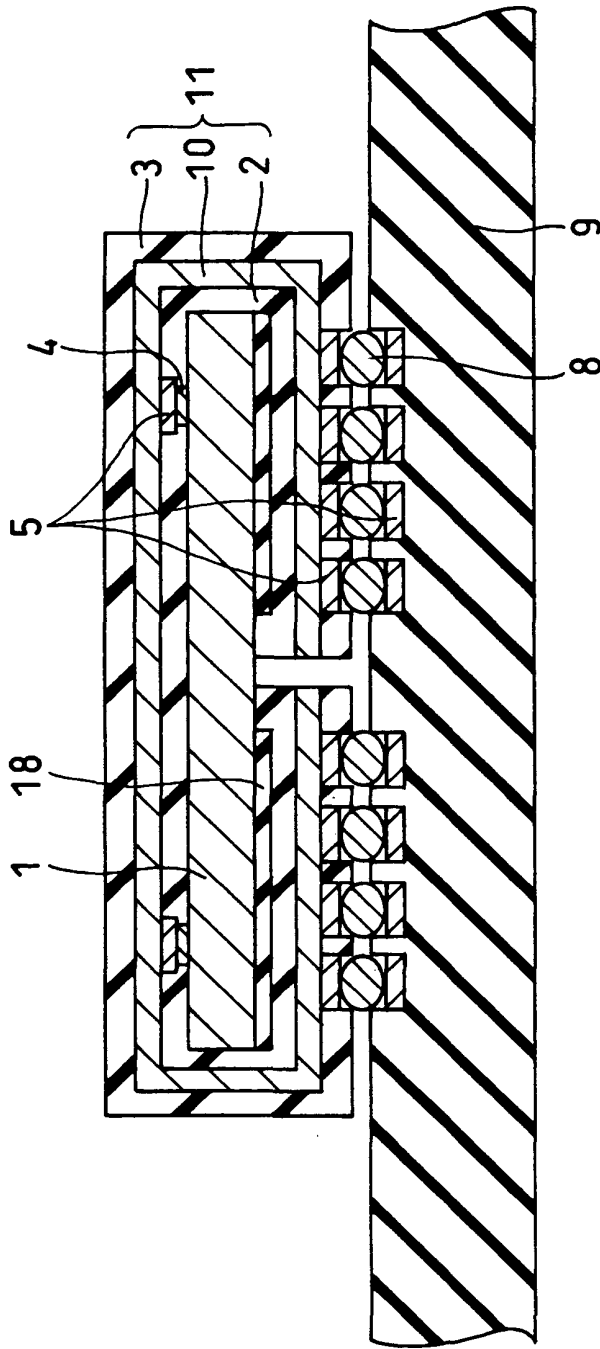


1：半導体チップ  
2：熱可塑性樹脂  
3：絶縁性樹脂  
4：導電体  
5：電極パッド  
6：平板

8：はんだバンプ  
9：マザーボード基板  
10：配線パターン  
11：フレキシブルインターポザー基板  
12：接着剤



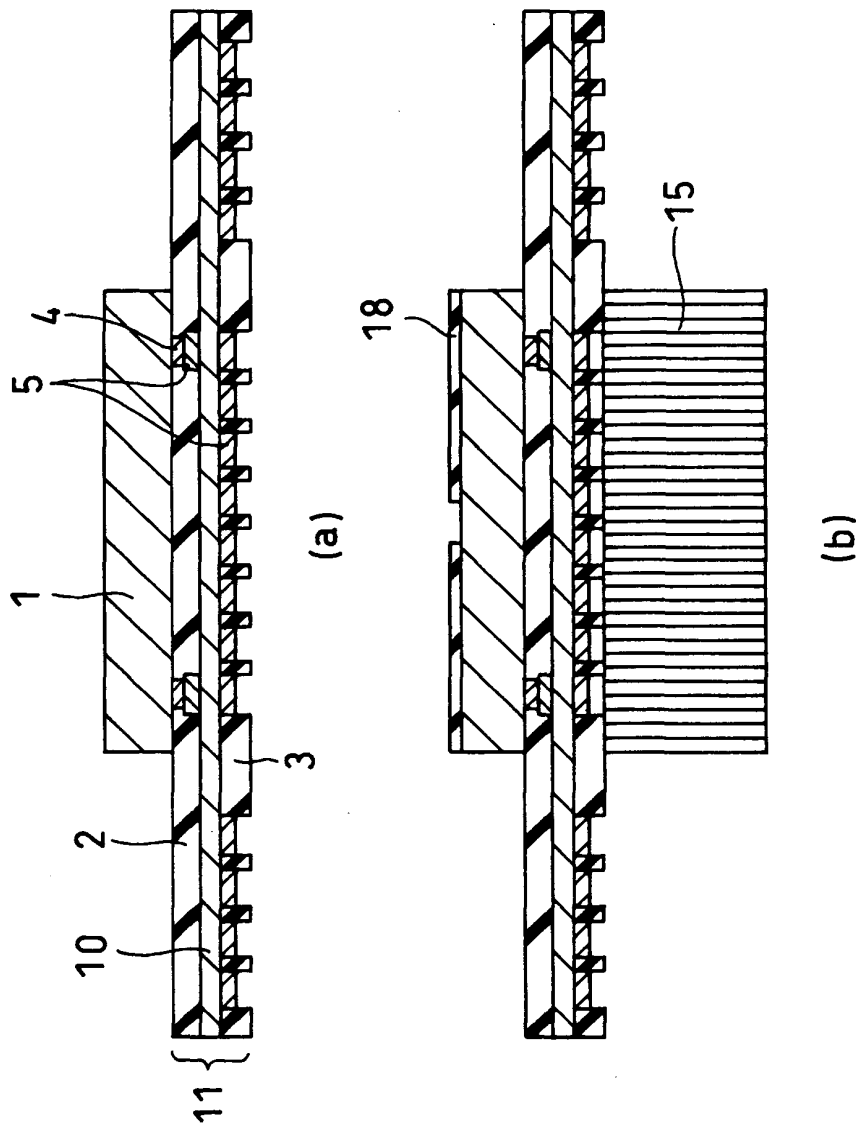
【図 20】



- |            |                      |
|------------|----------------------|
| 1 ; 半導体チップ | 8 ; はんだバンプ           |
| 2 ; 熱可塑性樹脂 | 9 ; マザーボード基板         |
| 3 ; 絶縁性樹脂  | 10 ; 配線パターン          |
| 4 ; 導電体    | 11 ; フレキシブルインターポザー基板 |
| 5 ; 電極パッド  | 18 ; 非粘着剤            |

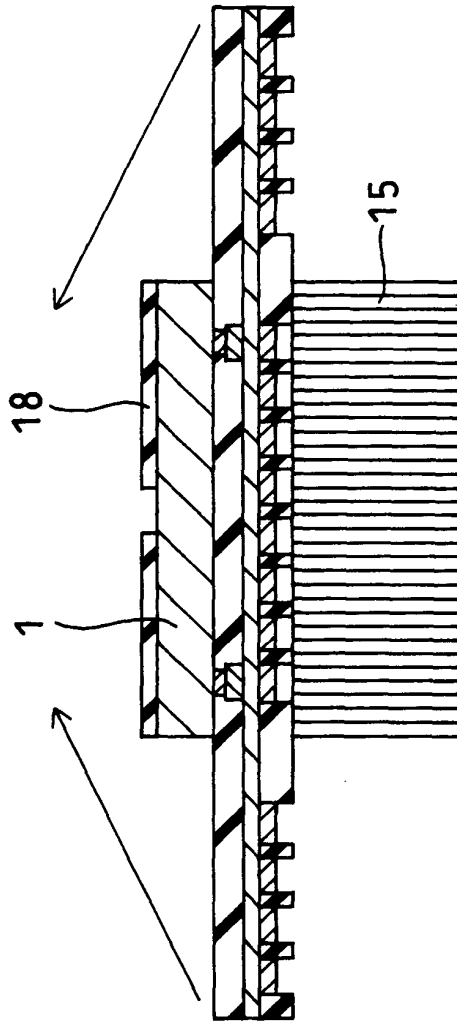


【図 21】



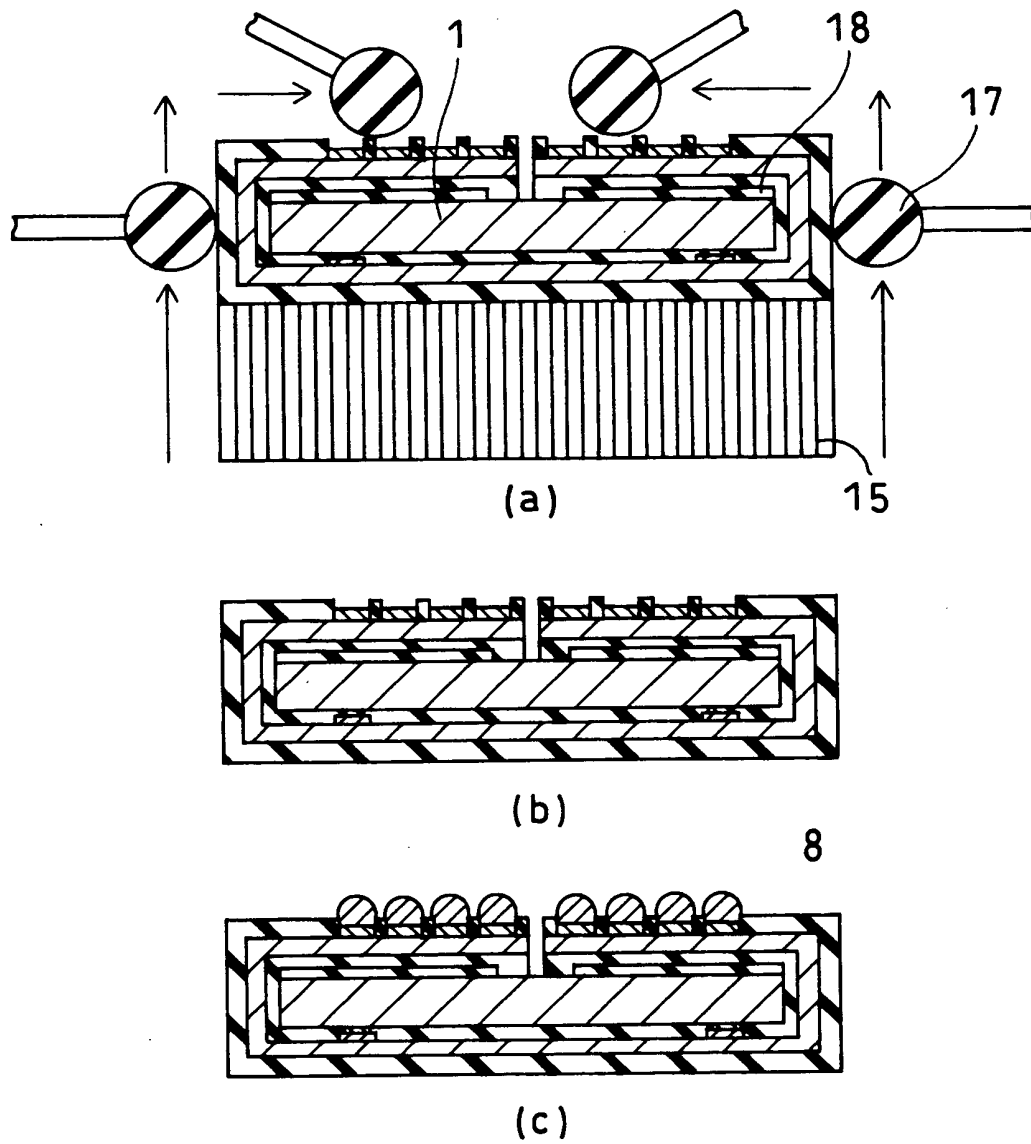
- 1; 半導体チップ
- 2; 熱可塑性樹脂
- 3; 絶縁性樹脂
- 4; 導電体
- 5; 電極パッド
- 10; 配線パターン
- 11; フレキシブルインターポザー基板
- 15; ヒーター
- 18; 非粘着剤

【図 2 2】



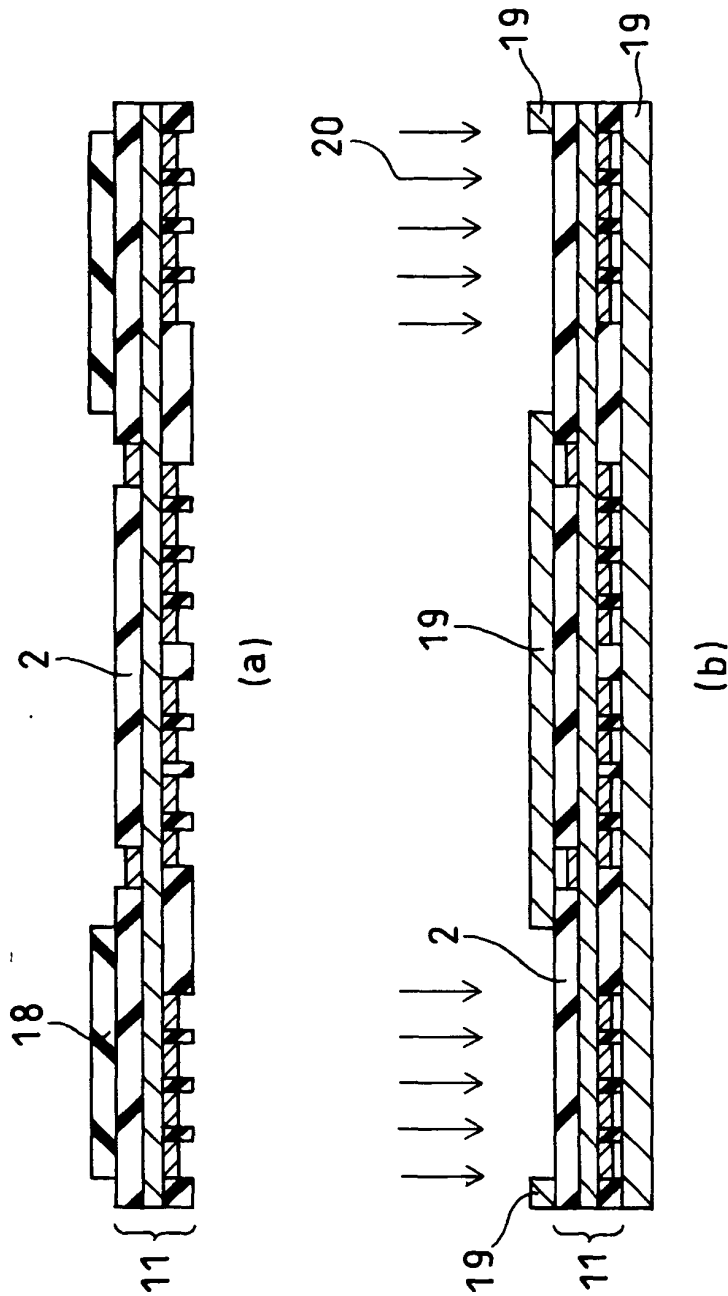
1: 半導体チップ  
15: ヒーター  
18: 非粘着剤

【図 23】



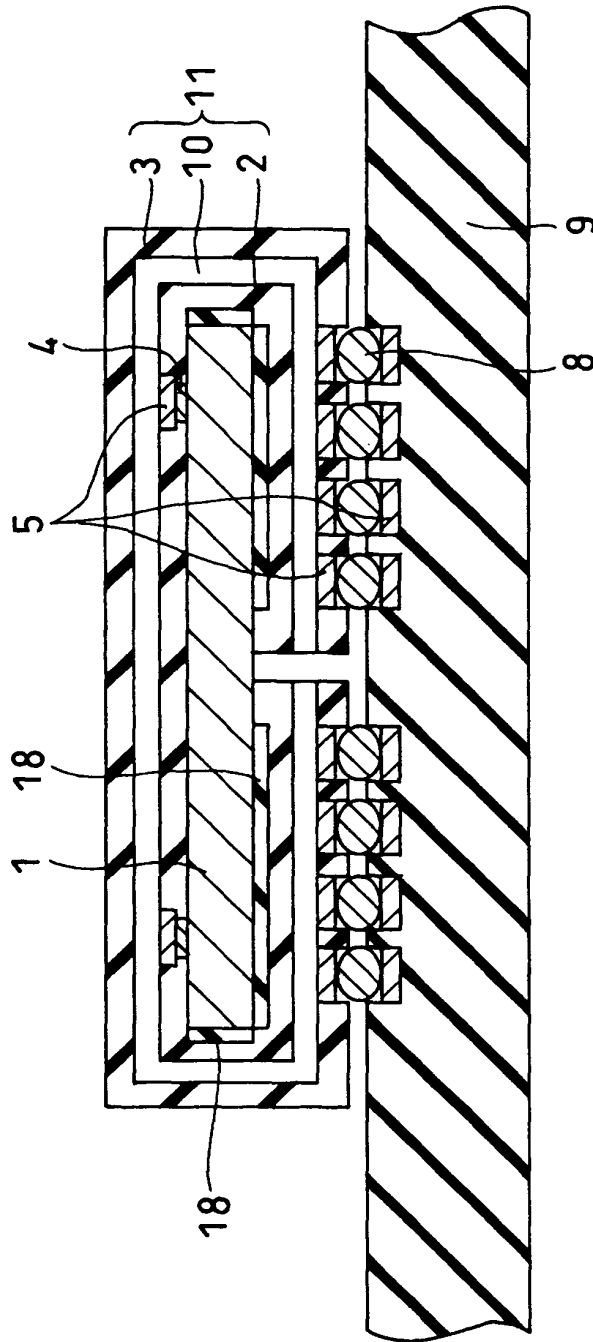
- 1 ; 半導体チップ
- 8 ; はんだバンプ
- 15 ; ヒーター
- 17 ; ローラー
- 18 ; 非粘着剤

【図 2 4】



- 2: 熱可塑性樹脂
- 11: フレキシブルインターポザー基板
- 18: 非粘着剤
- 19: マスク
- 20: プラズマ

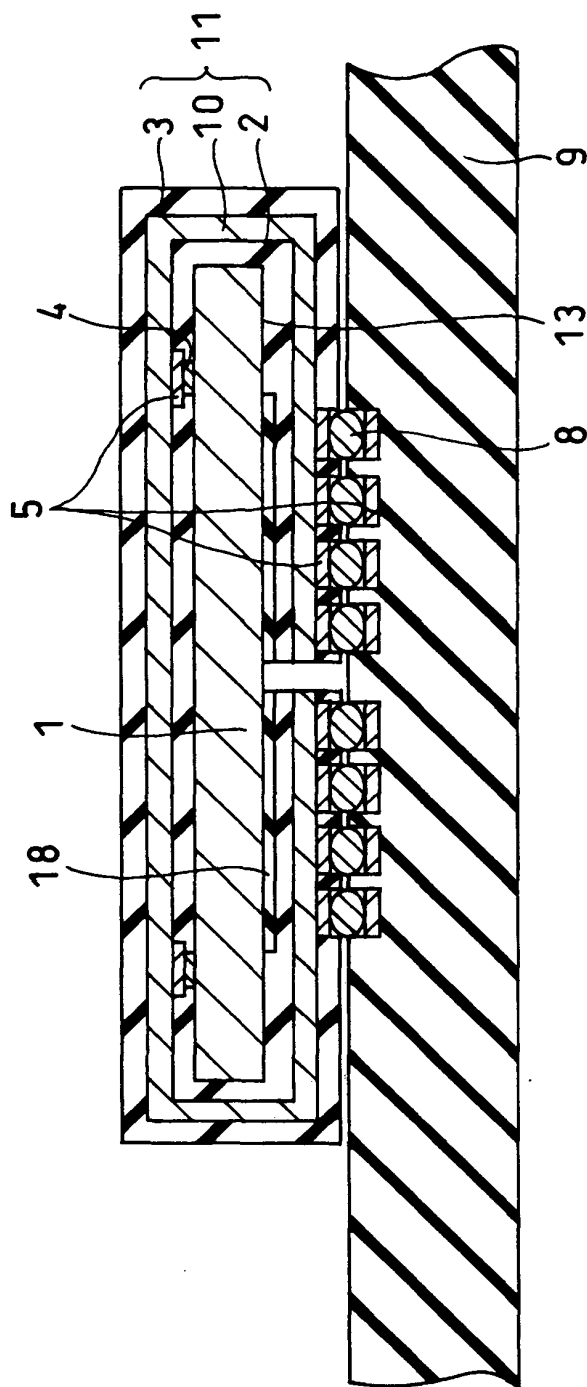
【図 25】



1: 半導体チップ  
2: 熱可塑性樹脂  
3: 絶縁性樹脂  
4: 導電体  
5: 電極パッド

8: はんだバンプ  
9: マザーボード基板  
10: 配線パターン  
11: フレキシブルインターポーザー基板

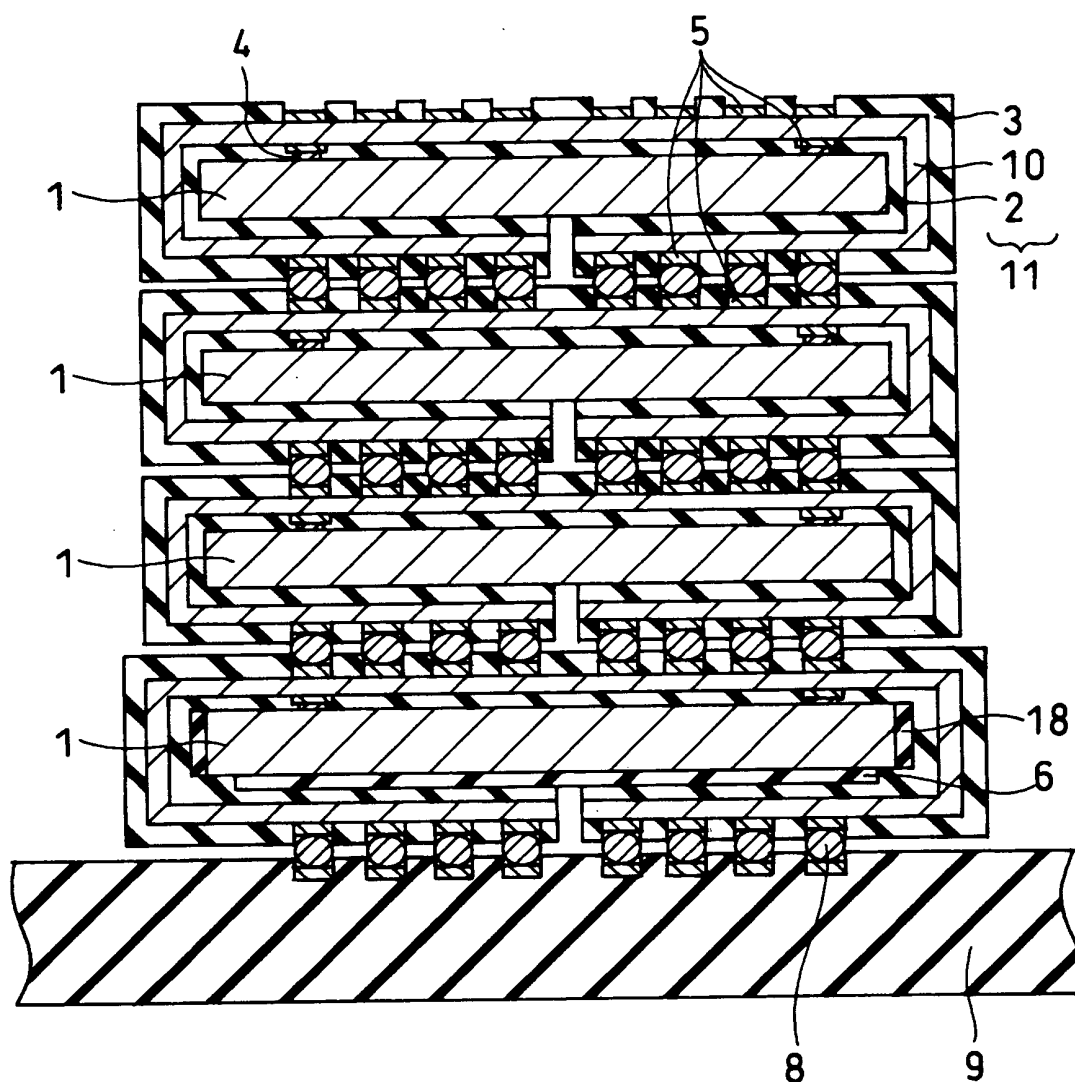
【図 26】



1：半導体チップ  
2：熱可塑性樹脂  
3：絶縁性樹脂  
4：導電体  
5：電極パッド  
6：平板

8：はんたバンブ  
9：マザーボード基板  
10：配線パターン  
11：フレキシブルインターポザー基板  
13：接着部  
18：非粘着剤

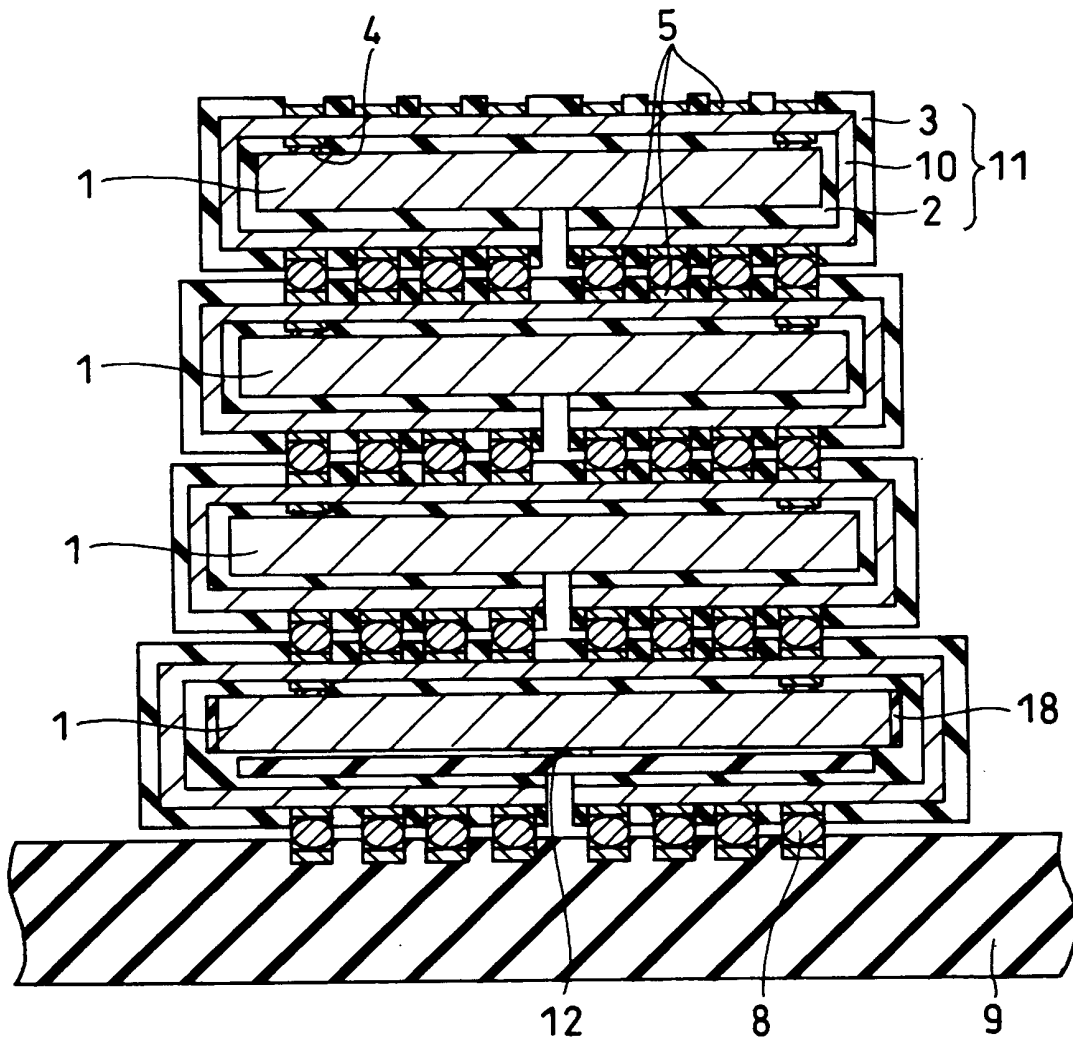
【図 27】



- 1 ; 半導体チップ
- 2 ; 熱可塑性樹脂
- 3 ; 絶縁性樹脂
- 4 ; 導電体
- 5 ; 電極パッド
- 6 ; 平板

- 8 ; はんだバンプ
- 9 ; マザーボード基板
- 10 ; 配線パターン
- 11 ; フレキシブルインターポザー基板
- 18 ; 非粘着剤

【図28】

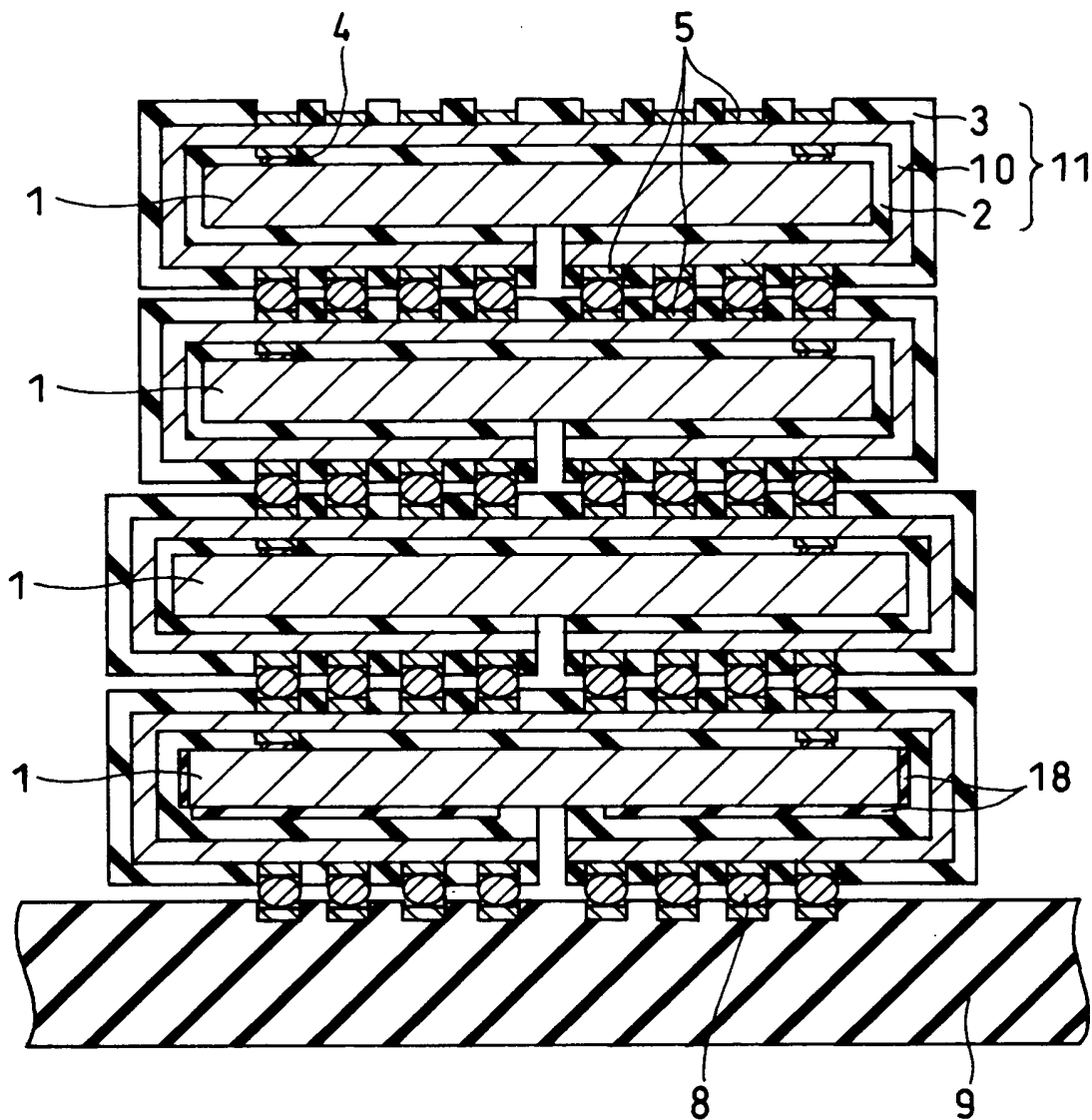


1; 半導体チップ  
2; 熱可塑性樹脂  
3; 絶縁性樹脂  
4; 導電体  
5; 電極パッド  
6; 平板

8; はんだバンプ  
9; マザーボード基板  
10; 配線パターン  
11; フレキシブルインターポザー基板  
12; 接着剤  
18; 非粘着剤



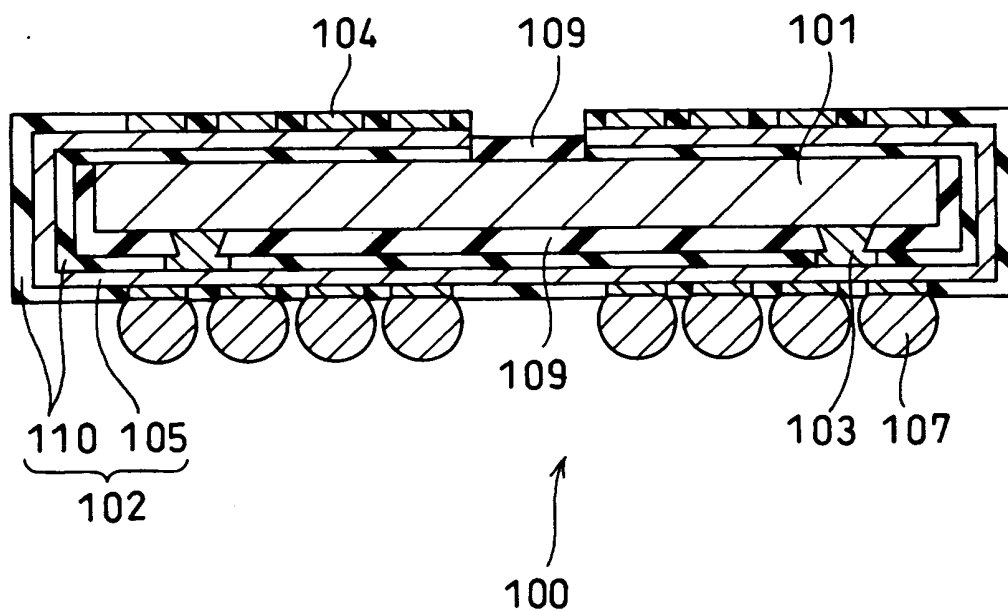
【図 2 9】



1 ; 半導体チップ  
2 ; 熱可塑性樹脂  
3 ; 絶縁性樹脂  
4 ; 導電体  
5 ; 電極パッド

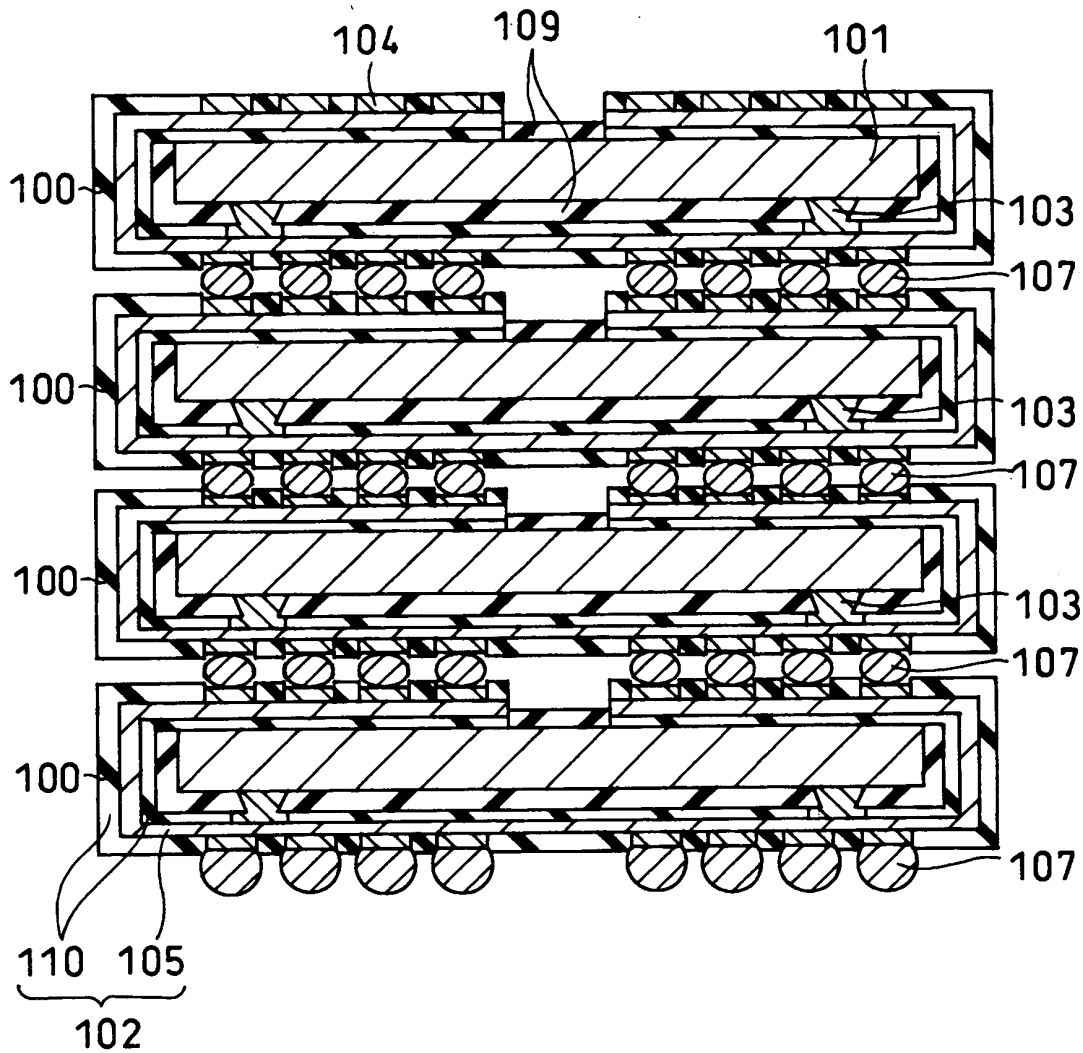
8 ; はんだバンプ  
9 ; マザーボード基板  
10 ; 配線パターン  
11 ; フレキシブルインターポザー基板  
18 ; 非粘着剤

【図 3 0】



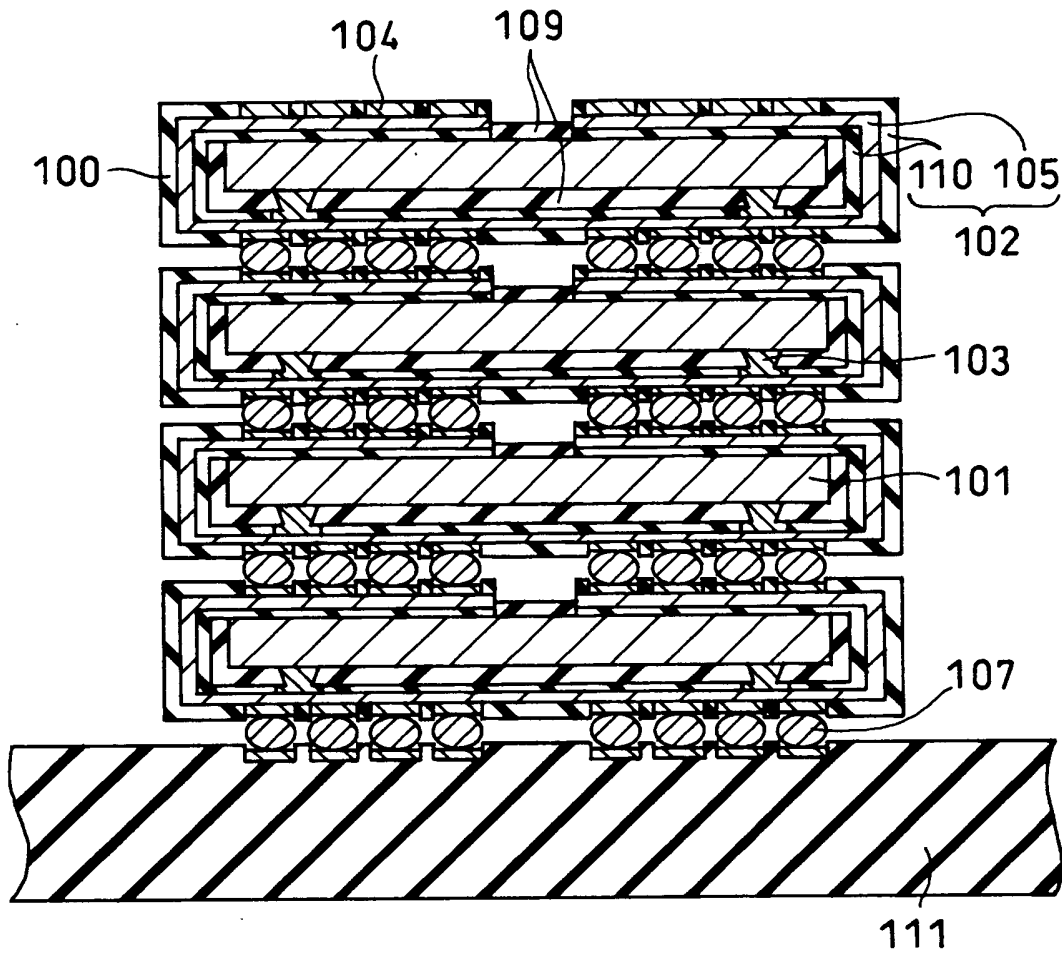
- 100 ; 第1の従来技術による半導体装置
- 101 ; 半導体チップ
- 102 ; インターポザー基板
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 107 ; はんだバンプ
- 109 ; 絶縁性樹脂
- 110 ; 絶縁フィルム

【図 3 1】



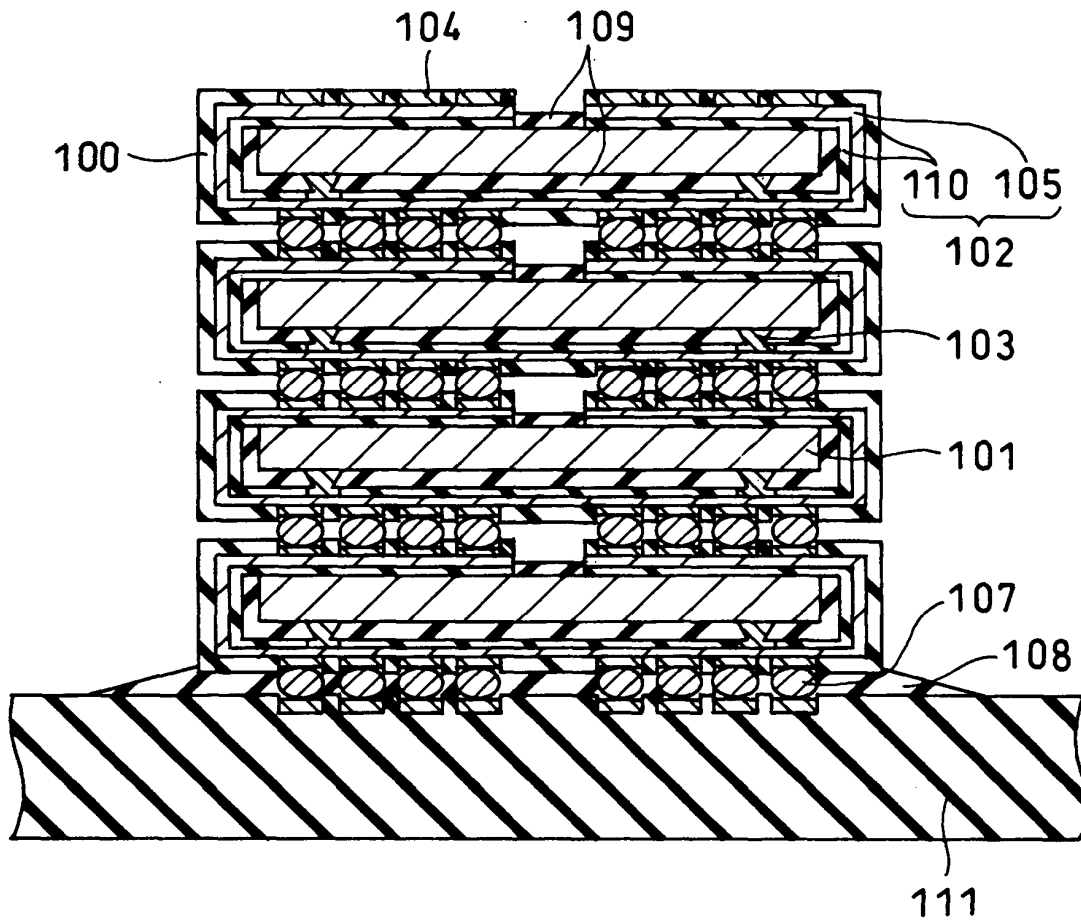
- 100 ; 第1の従来技術による半導体装置
- 101 ; 半導体チップ
- 102 ; インターポザー基板
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 107 ; はんだバンプ
- 109 ; 絶縁性樹脂
- 110 ; 絶縁フィルム

【図 3 2】



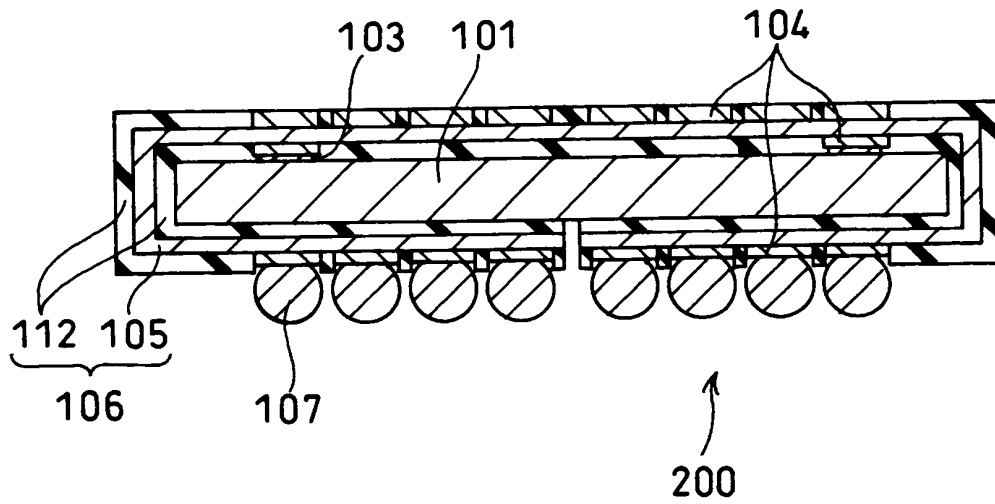
- 100 ; 第 1 の従来技術による半導体装置
- 101 ; 半導体チップ
- 102 ; インターポザー基板
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 107 ; はんだバンプ
- 109 ; 絶縁性樹脂
- 110 ; 絶縁フィルム
- 111 ; マザーボード基板

【図33】



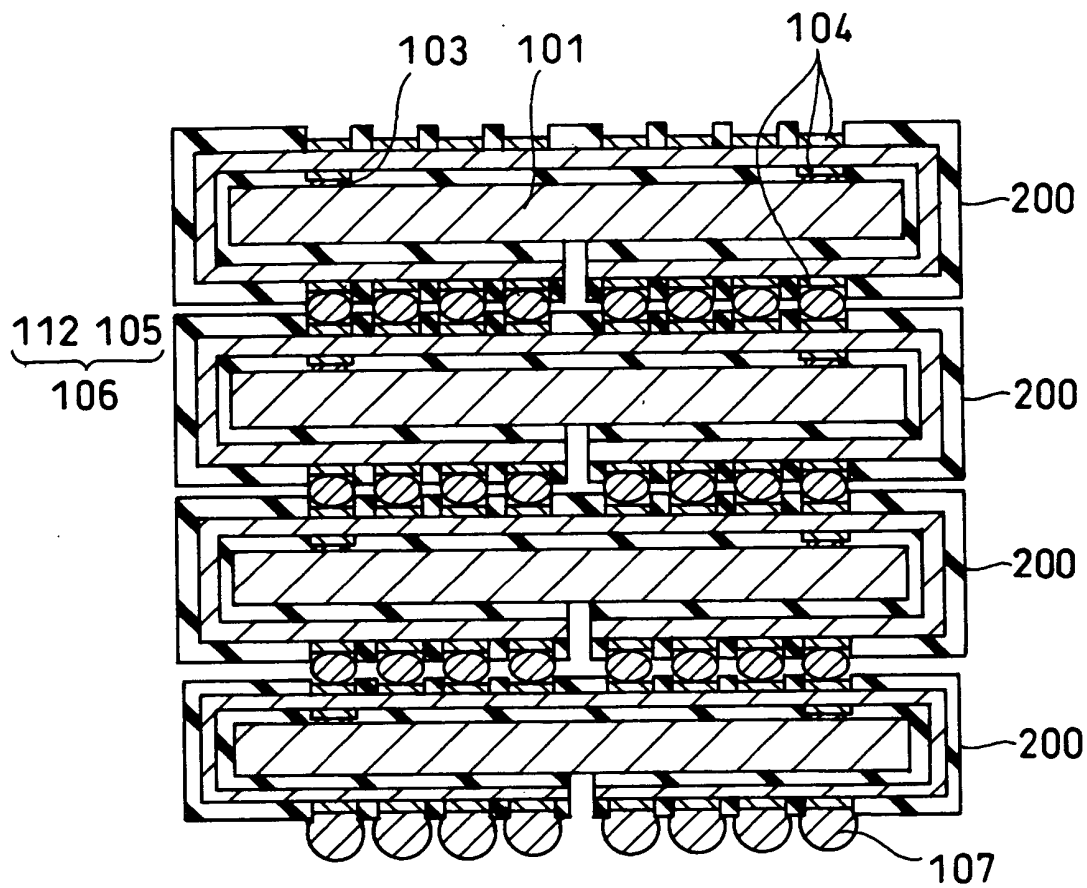
- 100 ; 第1の従来技術による半導体装置
- 101 ; 半導体チップ
- 102 ; インターポザー基板
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 107 ; はんだバンプ
- 108 ; アンダーフィル樹脂
- 109 ; 絶縁性樹脂
- 110 ; 絶縁フィルム
- 111 ; マザーボード基板

【図 3 4】



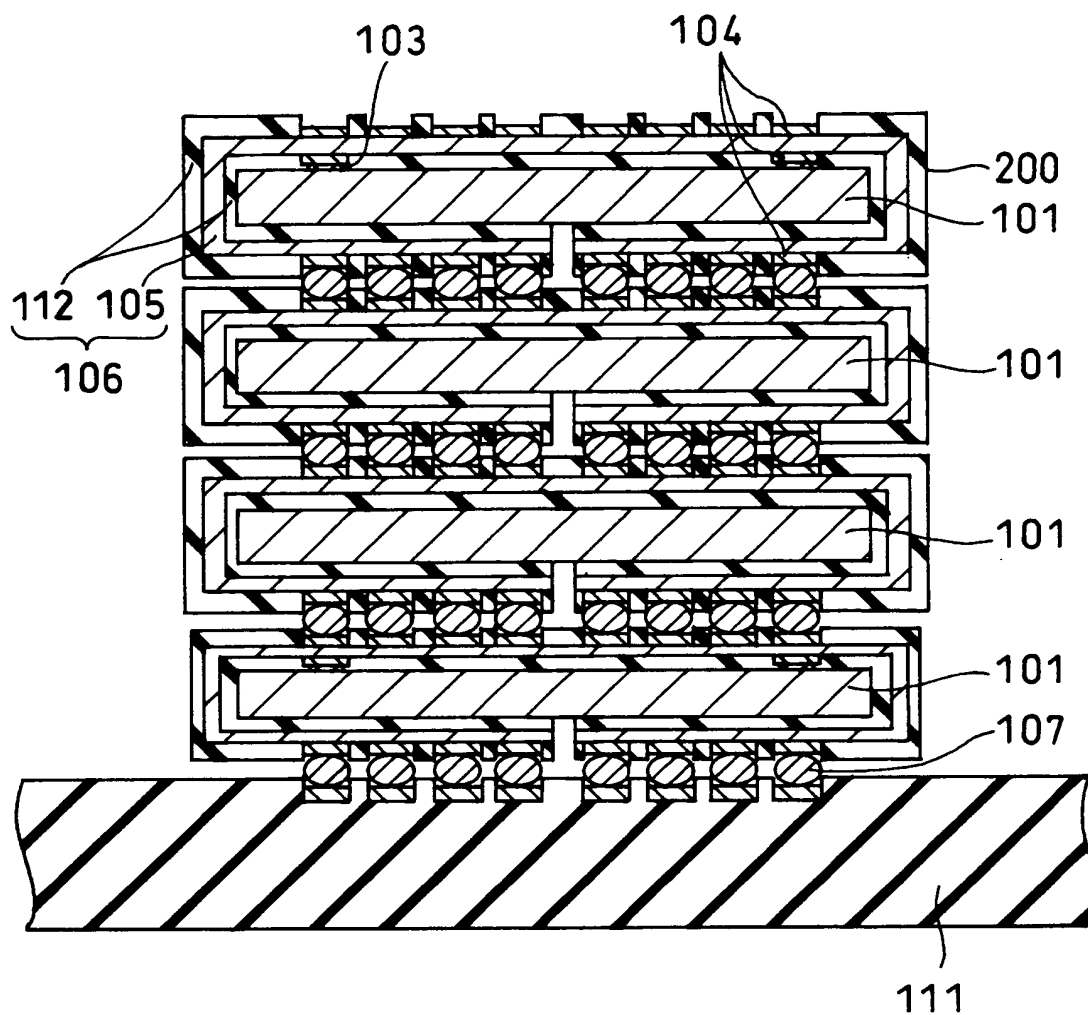
- 200 ; 第 2 の従来技術による半導体装置
- 101 ; 半導体チップ
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 106 ; フレキシブルインターポザー基板
- 107 ; はんだバンプ
- 112 ; 熱可塑性絶縁樹脂

【図 35】



- 200 ; 第 2 の従来技術による半導体装置
- 101 ; 半導体チップ
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 106 ; フレキシブルインターポザー基板
- 107 ; はんだバンプ
- 112 ; 熱可塑性絶縁樹脂

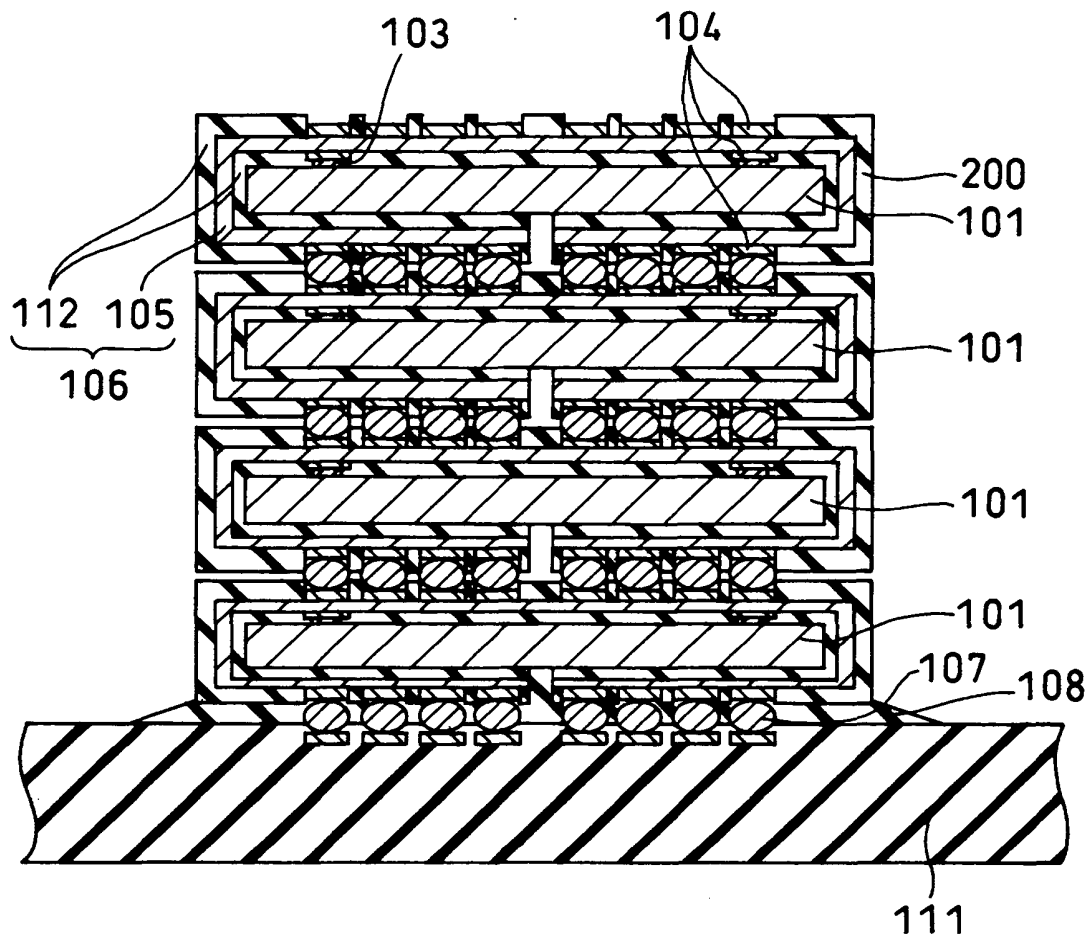
【図 36】



- 200 ; 第2の従来技術による半導体装置
- 101 ; 半導体チップ
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 106 ; フレキシブルインターポザー基板
- 107 ; はんだバンプ
- 111 ; マザーボード基板
- 112 ; 熱可塑性絶縁樹脂



【図 37】



- 200 ; 第2の従来技術による半導体装置
- 101 ; 半導体チップ
- 103 ; 導電体
- 104 ; 電極パッド
- 105 ; 配線パターン
- 106 ; フレキシブルインターポザー基板
- 107 ; はんだバンプ
- 108 ; アンダーフィル樹脂
- 111 ; マザーボード基板
- 112 ; 熱可塑性絶縁樹脂

【書類名】 要約書

【要約】

【課題】 アンダーフィル樹脂によるはんだバンプの封止が必要なく、外部基板との接続信頼性が高く、安価で、リペア可能な、ベアチップと略同サイズの半導体装置及びその製造方法を提供する。

【解決手段】 平板 6 が半導体チップ 1 裏面に固定されずに接し、熱可塑性樹脂 2 と絶縁性樹脂 3 とこれらの樹脂層間に配置された配線パターン 1 0 とで構成されるフレキシブルインターポザー基板 1 1 が、半導体チップ 1 及び平板 6 の周側面を 1 周に亘って覆うようにして形成されている。半導体チップ 1 上には導電体 4 が形成されており、半導体チップ 1 は、この導電体 4 と熱可塑性樹脂 2 に形成された電極パッド 5 とを介して配線パターン 1 0 と接続されている。また、絶縁性樹脂 3 には外部接続用の電極パッド 5 が形成されており、これらの電極パッド 5 はバンプ 8 を介して、外部基板であるマザーボード基板 9 上の電極パッド 5 とフリップチップ接続されている。

【選択図】 図 1

認 定 ・ 付 加 情 報

特許出願の番号	特願 2 0 0 2 - 2 5 5 5 3 0
受付番号	5 0 2 0 1 3 0 1 6 8 6
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 4 年 9 月 2 日

< 認定情報・付加情報 >

【提出日】 平成14年 8月30日

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日  
[変更理由] 新規登録  
住 所 東京都港区芝五丁目7番1号  
氏 名 日本電気株式会社